

Docket No.: 50099-253



**PATENT**

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of	:	Customer Number: 20277
	:	
Shinroku MAEJIMA, et al.	:	Confirmation Number: 5019
	:	
Serial No.: 10/808,613	:	Group Art Unit: 2818
	:	
Filed: March 25, 2004	:	Examiner: Not yet assigned
	:	
For: MAGNETIC RECORDING ELEMENT AND METHOD OF MANUFACTURING MAGNETIC RECORDING ELEMENT		

**TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop Missing Parts  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

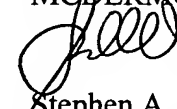
At the time the above application was filed, priority was claimed based on the following application:

**Japanese Patent Application No. 2003-088260, filed March 27, 2004.**

A copy of each priority application listed above is enclosed.

Respectfully submitted,

MCDERMOTT WILL & EMERY LLP

  
Stephen A. Becker  
Registration No. 26,527

600 13<sup>th</sup> Street, N.W.  
Washington, DC 20005-3096  
(202) 756-8000 SAB:etp  
Facsimile: (202) 756-8087  
**Date: July 30, 2004**

50099-253

10/808,613

Maajima et al.

March 25, 2004

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

*McDermott Mll & Emery LLP*

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    3 月 2 7 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 0 8 8 2 6 0  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 3 - 0 8 8 2 6 0 ]

出 願 人                      株式会社ルネサステクノロジ  
Applicant(s):

2 0 0 4 年    3 月 2 2 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫

CERTIFIED COPY OF  
PRIORITY DOCUMENT

出証番号    出証特 2 0 0 4 - 3 0 2 3 4 5 3

BEST AVAILABLE COPY

【書類名】 特許願

【整理番号】 545197JP01

【提出日】 平成15年 3月27日

【あて先】 特許庁長官殿

【国際特許分類】 G11C 11/14

【発明者】

    【住所又は居所】 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会  
社内

    【氏名】 前島 伸六

【発明者】

    【住所又は居所】 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会  
社内

    【氏名】 上野 修一

【発明者】

    【住所又は居所】 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会  
社内

    【氏名】 長永 隆志

【発明者】

    【住所又は居所】 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会  
社内

    【氏名】 黒岩 丈晴

【特許出願人】

    【識別番号】 000006013

    【氏名又は名称】 三菱電機株式会社

【代理人】

    【識別番号】 100089233

    【弁理士】

    【氏名又は名称】 吉田 茂明

## 【選任した代理人】

【識別番号】 100088672

【弁理士】

【氏名又は名称】 吉竹 英俊

## 【選任した代理人】

【識別番号】 100088845

【弁理士】

【氏名又は名称】 有田 貴弘

## 【手数料の表示】

【予納台帳番号】 012852

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 磁気記録素子及び磁気記録素子の製造方法

【特許請求の範囲】

【請求項 1】 磁化困難軸方向に印加される磁界が閾値よりも大きい場合には S 型の磁化分布を、前記閾値よりも小さい場合には C 型の磁化分布を、それぞれ呈する磁性層を有する磁気記録素子。

【請求項 2】 前記磁性層の形状は磁化困難軸方向と平行な軸に対して対称であり、磁化容易軸方向に対して非対称である、請求項 1 記載の磁気記録素子。

【請求項 3】 前記磁性層の形状は角が丸められている、請求項 2 記載の磁気記録素子。

【請求項 4】 前記磁性層の形状は前記磁化困難軸方向の一方の側において複数の直線が含まれる、請求項 2 及び請求項 3 のいずれか一つに記載の磁気記録素子。

【請求項 5】 磁気記録素子と、前記磁気記録素子に接続される第 1 導電体とを製造する方法であって、

前記磁気記録素子と前記第 1 導電体とを同一のマスクを用いたフォトリソグラフィ技術によって整形する整形工程を備えることを特徴とする、磁気記録素子の製造方法。

【請求項 6】 前記第 1 導電体は第 1 方向に沿って延び、

前記磁気記録素子は、磁化困難軸方向が前記第 1 方向に平行であり、磁化容易軸方向が前記第 1 方向と直交する第 2 方向に平行な磁性層を有し、

前記磁性層は、

前記第 1 方向に対して平行な辺と前記第 2 方向に平行な辺とを有する長方形の第 1 マスクと、

前記整形工程において用いられ、前記第 2 方向に平行な境界を有する第 2 マスクと

を用いたフォトリソグラフィ技術で整形される、請求項 5 記載の磁気記録素子の製造方法。

【請求項 7】 前記第 1 導電体は第 1 方向に沿って延び、

前記磁性層は、

前記第 1 方向に対して平行な辺と前記第 2 方向に平行な辺とを有する長方形の第 1 マスクと、

前記整形工程において用いられ、前記第 1 方向に平行な境界を有する第 2 マスクと

を用いたフォトリソグラフィ技術で整形される、請求項 5 記載の磁気記録素子の製造方法。

【請求項 8】 同一のフォトレジストに対して前記第 1 マスクと第 2 マスクとを用いてそれぞれ露光される、請求項 6 及び請求項 7 のいずれか一つに記載の磁気記録素子の製造方法。

【請求項 9】 前記第 1 導電体と反対側で前記磁気記録素子に接続される第 2 導電体をも製造し、

前記第 2 導電体は、前記整形工程において磁気記録素子と前記第 1 導電体と共に同一のマスクを用いたフォトリソグラフィ技術によって整形される、請求項 5 記載の磁気記録素子の製造方法。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、磁気記憶技術に関し、巨大磁気抵抗効果やトンネル磁気抵抗効果によりデータを記憶する磁気記憶装置に適用することができる。

##### 【0002】

##### 【従来の技術】

強磁性トンネル接合によるトンネル磁気抵抗（TMR：tunneling magneto-resistive）効果を利用した、不揮発性磁気記憶半導体装置（MRAM：magnetic random access memory）に利用する研究が進められている。TMR素子は、強磁性層／絶縁層／強磁性層からなる 3 層膜を有し、外部磁界によって二つの強磁性層の磁化を互いに平行或いは反平行にすることにより、膜面垂直方向のトンネル電流の大きさが異なる。

##### 【0003】

MRAMでは、高集積化のためにメモリセルの微細化を実施した場合、磁性層の膜面方向の大きさに依存して反磁界により反転磁界が増大する。これにより書き込み時に大きな磁界が必要となり、消費電力も増大する。強磁性層の形状を最適化し、磁化反転を容易にする技術が特許文献1に提案されている。

【0004】

【特許文献1】

特開2002-280637号公報

【0005】

【発明が解決しようとする課題】

TMR素子及びこれと接続される導電体との位置合わせ用マージンが、メモリセルの微細化を阻害するという問題点がある。またメモリセルの微細化に対処するために書き込み時に大きな磁界が必要となることは、選択されていないセルの周辺に及ぼす磁界の影響を大きくし、誤って記録するという問題も招来する。

【0006】

本発明は上記の問題点に鑑みてなされたもので、TMR素子及びこれと接続される導電体との位置合わせ用マージンを軽減することを第1の目的とする。また選択されたメモリセルのTMR素子の書き込み磁界を抑えたまま、選択されていないメモリセルのTMR素子の書き込み磁界を大きくする技術を提供することを第2の目的とする。

【0007】

【課題を解決するための手段】

この発明にかかる磁気記録素子は、磁化困難軸方向に印加される磁界が閾値よりも大きい場合にはS型の磁化分布を、前記閾値よりも小さい場合にはC型の磁化分布を、それぞれ呈する磁性層を有する。

【0008】

この発明にかかる磁気記録素子の製造方法は、磁気記録素子と、前記磁気記録素子に接続される第1導電体とを製造する方法である。そして、前記磁気記録素子と前記第1導電体とを同一のマスクを用いたフォトリソグラフィ技術によって整形する整形工程を備えることを特徴とする。

## 【0009】

## 【発明の実施の形態】

## 実施の形態1.

図1は本発明の実施の形態1にかかる磁気記憶装置の構成を示す回路図である。複数のビット線 $B_N$ ,  $B_{N+1}$ が図中縦方向に、複数のワード線 $W_M$ ,  $W_{M+1}$ が図中横方向に、それぞれ配置されている。ワード線 $W_M$ に沿ってリード線 $R_M$ 及びデジット線 $D_M$ が、ワード線 $W_{M+1}$ に沿ってリード線 $R_{M+1}$ 及びデジット線 $D_{M+1}$ が、それぞれ配置されている。

## 【0010】

メモリセル $C_{MN}$ は、ビット線 $B_N$ と、ワード線 $W_M$ 、リード線 $R_M$ 及びデジット線 $D_M$ とが交差する位置の近傍に設けられている。メモリセル $C_{M(N+1)}$ は、ビット線 $B_{(N+1)}$ と、ワード線 $W_M$ 、リード線 $R_M$ 及びデジット線 $D_M$ とが交差する位置の近傍に設けられている。メモリセル $C_{(M+1)(N+1)}$ ,  $C_{M(N+1)}$ についても同様に配置されている。メモリセル $C_{MN}$ ,  $C_{M(N+1)}$ ,  $C_{(M+1)(N+1)}$ ,  $C_{M(N+1)}$ はいずれも、アクセストランジスタ4と磁気記憶素子たるTMR素子1とを有している。ビット線やワード線、リード線及びデジット線を更に多く設け、これらの数に応じて更にメモリセルをマトリクス状に設けることができる。

## 【0011】

メモリセル $C_{MN}$ を例にとってその構造を説明すると、TMR素子1の一端はビット線 $B_N$ に、他端はアクセストランジスタ4のドレインに、それぞれ接続されている。アクセストランジスタ4のソース及びゲートは、それぞれリード線 $R_M$ 及びワード線 $W_M$ に接続されている。

## 【0012】

TMR素子1の近傍にはデジット線 $D_M$ 及びビット線 $B_N$ が延びており、デジット線 $D_M$ に流れる電流及び／又はビット線 $B_N$ に流れる電流が生成する磁界によって、TMR素子1内の所定の強磁性層の磁化方向が設定される。つまりデジット線 $D_M$ に電流を流すことによってメモリセル $C_{MN}$ ,  $C_{M(N+1)}$ のいずれのTMR素子1に対しても外部磁界が印加される。またビット線 $B_N$ に電流を流すことによってメモリセル $C_{MN}$ ,  $C_{(M+1)N}$ のいずれのTMR素子1に対しても外部磁界が印



加される。そしてデジット線 $D_M$ 及びビット線 $B_N$ の両方に電流を流すことによってメモリセル $C_{MN}$ を選択して、その有するTMR素子1に書き込みが行われる。ビット線 $B_N$ に電流を流すために、ワード線 $W_M$ ,  $W_{M+1}$ に所定の電位を与えてアクセストランジスタ4はオフさせておく。

#### 【0013】

また、ワード線 $W_M$ に他の所定の電位を印加することにより、メモリセル $C_{MN}$ ,  $C_{M(N+1)}$ のいずれのTMR素子1においても、それらの有するアクセストランジスタ4がオンする。これにより、メモリセル $C_{MN}$ のTMR素子1はビット線 $B_N$ のみならずリード線 $R_M$ にも導通し、メモリセル $C_{M(N+1)}$ のTMR素子1はビット線 $B_{(N+1)}$ のみならずリード線 $R_{(M+1)}$ にも導通する。よってビット線 $B_N$ に所定の電位を印加することによってメモリセル $C_{MN}$ を選択して、その有するTMR素子1を介してリード線 $R_M$ に電流が流れる。

#### 【0014】

図2は一つのメモリセルの構造の概略を示す斜視図である。図中、X, Y, Z方向は相互に直交し、その座標系として右手系を採用している。Y方向にはデジット線3、リード線402、ワード線403が延びる。X方向にはビット線2、ストラップ5が延びる。正のZ方向（図中でZ方向の矢印が向いている方向：以下便宜的に「上方」とも捉える）に関してストラップ5、TMR素子1、ビット線2がこの順に接触しつつ積層されている。また負のZ方向（正のZ方向と反対の方向：以下便宜的に「下方」とも捉える）に関して、ストラップ5、デジット線3、ワード線403が相互に離隔して配置されている。

#### 【0015】

アクセストランジスタ4はワード線403をゲート電極として（よって以下「ゲート403」ともいう）、リード線402をソースとして（よって以下「ソース402」ともいう）有し、更にドレイン401を有している。ドレイン401はZ方向に延びるプラグ6を介してストラップ5と接続されている。プラグ6及びストラップ5はいずれも導電体である。TMR素子1の上方の面（以下「上面」ともいう）が上述の「一端」に、下方の面（以下「下面」ともいう）が上述の「他端」に、それぞれ相当する。

## 【0016】

メタル層 7 も Y 方向に延びて設けられている。これは図示されない位置でソース 402 と接続され、ソース抵抗と並列に接続されることにより、ソース 402 のリード線としての機能を高める。ソース抵抗が低い場合にはメタル層 7 を設ける必要はない。

## 【0017】

以上のような構成においては、ビット線 2 に正の X 方向（図中で X 方向の矢印が向いている方向）の電流が流れることにより、TMR 素子 1 には正の Y 方向（図中で Y 方向の矢印が向いている方向）の外部磁界が印加される。またデジット線 3 に正の Y 方向の電流が流れることにより、TMR 素子 1 には正の X 方向の外部磁界が印加される。

## 【0018】

図 3 は TMR 素子 1 の構造を示す断面図である。上面側から導電層 104、記録層 101、トンネル絶縁層 103、固着層 102、導電層 105 が順に積層された構造を有している。導電層 104、105 には例えば Ta 膜が採用される。記録層 101 には例えば上面側から順に、NiFe 膜と CoFe 膜とが積層された構造が採用される。トンネル絶縁膜 103 には例えば AlO 膜が採用される。固着層 102 は例えば上面側から順に、CoFe 膜、Ru 膜、CoFe 膜、IrMn 膜、NiFe 膜が積層された構造を有している。例えば固着層 102 は正の Y 方向に磁化が固定されている。

## 【0019】

本発明の第 1 の目的を具体的に例示すれば、TMR 素子 1 とストラップ 5 との間の X 方向及び／又は Y 方向のマージンを減らすことであり、更に／或いは TMR 素子 1 とビット線 2 との間の Y 方向のマージンを減らすことである。

## 【0020】

本発明の第 2 の目的を具体的に例示すれば、書き込み動作時にデジット線 3 に電流が流れていない（即ち選択されていない）メモリセルにおいて、ビット線 2 に電流が流れることにより誤って TMR 素子 1 に書き込みが行われることを防止することである。かかる誤った書き込みはビット線 2 に電流が流れず、デジット

線 3 に電流が流れるメモリセルにおいても懸念される。例えば図 1 で言えば、デジット線  $D_M$  及びビット線  $B_N$  に電流が流れ、デジット線  $D_{M+1}$  及びビット線  $B_{N+1}$  に電流が流れていない場合、メモリセル  $C_{(M+1)N}$  やメモリセル  $C_{M(N+1)}$  に誤って書き込みを行うことが懸念される。

#### 【0021】

図 4 は本実施の形態にかかるメモリセルの構造の概略を示す断面図である。同図 (a), (b) はそれぞれ負の Y 方向 (図中で Y 方向の矢印が向いている方向と反対の方向) 及び正の X 方向に沿って見た断面図である。以後の図面においても、(a), (b) に分かれている場合には、その断面を見る方向はそれぞれ負の Y 方向及び正の X 方向である。但し図 4 以降の図ではメタル層 7 が設けられていない場合が例示される。

#### 【0022】

半導体基板 801 の上方の面には素子分離酸化膜 802 と、素子分離酸化膜 802 に囲まれたアクセストランジスタ 4 が設けられている。ドレイン 401、ソース 402、ゲート 403 のいずれも、その上方の面がシリサイド化されている。

#### 【0023】

半導体基板 801 の上方には、素子分離酸化膜 802 及びアクセストランジスタ 4 を埋める層間酸化膜 803 が設けられる。層間酸化膜 803 上には更に層間窒化膜 816、層間酸化膜 817、層間窒化膜 804、層間酸化膜 805、806、層間窒化膜 807、層間酸化膜 808、809、層間窒化膜 810 がこの順に設けられている。

#### 【0024】

層間酸化膜 803、層間窒化膜 816、層間酸化膜 817 を貫通してプラグ 601 が、層間窒化膜 804、層間酸化膜 805、806 を貫通してプラグ 602 が、層間窒化膜 807、層間酸化膜 808、809 を貫通してプラグ 603 が、それぞれ設けられている。プラグ 601、602、603 が相まってプラグ 6 を構成している。プラグ 601、602、603 はいずれもバリアメタルを下地とした金属層で構成される。このような構成のプラグ 6 はいわゆるダマシン工程を

採用した公知の手法で形成することができる。

#### 【0025】

デジット線 3 は層間酸化膜 809 を貫通して設けられ、プラグ 603 を形成する工程の一部において併せて形成することができる。

#### 【0026】

層間窒化膜 810 上にはプラグ 6 の上方からデジット線 3 の上方に亘って選択的にストラップ 5 が設けられる。但し層間窒化膜 810 はプラグ 603 の上方の面を露出させる開口を有しており、この開口を介してストラップ 5 とプラグ 603 とが接続される。

#### 【0027】

デジット線 3 の上方でストラップ 5 上に TMR 素子 1 が設けられる。本実施の形態では負の X 方向（図中で X 方向の矢印が向いている方向と反対方向）側でストラップ 5 と TMR 素子 1 との側面が揃っており、よって X 方向についての両者の位置合わせのマージンをほとんど零としている。

#### 【0028】

層間窒化膜 810、ストラップ 5、TMR 素子 1 は上方から層間窒化膜 811 及び層間酸化膜 812、813 で覆われる。但し層間窒化膜 811 及び層間酸化膜 812 は、TMR 素子 1 の上面を露出させる開口を有している。

#### 【0029】

層間酸化膜 812 上には層間酸化膜 813 が設けられており、層間酸化膜 813 を貫通してビット線 2 が設けられている。ビット線 2 は、層間窒化膜 811 及び層間酸化膜 812 の開口を介して、TMR 素子 1 の上面と接続される。ビット線 2 はバリアメタルを下地とした金属層で構成され、いわゆるダマシン工程を採用した公知の手法で形成することができる。

#### 【0030】

層間酸化膜 813 及びビット線 2 上には層間窒化膜 814、815 がこの順に積層されて設けられている。

#### 【0031】

図 5 乃至図 8 は本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程

順に示す断面図である。但し、層間窒化膜 807 よりも下方の構造については、その製造方法は公知であるので省略する。

#### 【0032】

まず層間窒化膜 807 及び層間酸化膜 808, 809 を順次積層する。そしてプラグ 603 の下方部分を形成するための開口を、層間窒化膜 807 及び層間酸化膜 808 に形成する。更にプラグ 603 の上方部分及びデジット線 3 を形成するための開口を、層間酸化膜 809 に形成する。例えばダマシン工程を採用することにより、層間酸化膜 809 の上面との間に段差がないプラグ 603 及びデジット線 3 を形成することができる (図 5)。

#### 【0033】

次に層間酸化膜 809、プラグ 603 及びデジット線 3 を覆う層間窒化膜 810 を形成する。その後、プラグ 603 を露出させる開口を層間窒化膜 810 に形成する (図 6)。

#### 【0034】

次に層間窒化膜 810 上にプラグ 603 の上方からデジット線 3 の上方に亘って選択的にストラップ 5 を形成する。例えば金属膜を一旦全面に形成し、ストラップ 5 用の所定のマスク (以下「ストラップマスク」と称す) を採用したフォトリソグラフィ技術を施すことによってストラップ 5 を形成できる。層間窒化膜 810 の開口を介してストラップ 5 とプラグ 603 とが接続される (図 7)。

#### 【0035】

デジット線 3 の上方でストラップ 5 上に TMR 素子 1 が設けられる。例えば図 3 に示される積層構造を一旦全面に形成し、TMR 素子 1 用の所定のマスク (以下「TMR マスク」と称す) を採用したフォトリソグラフィ技術を施すことによって TMR 素子 1 を形成できる (図 8)。

#### 【0036】

図 9 は図 8 に示された段階での TMR 素子 1 とストラップ 5 の形状及び位置関係を示す平面図であり、上方から下方へ向かう方向から見た (負の Z 方向に沿って見た) 図である。この段階では、TMR 素子 1 の側面は、X 方向及び Y 方向のいずれにおいてもストラップ 5 の側面とは一致していない。

## 【0037】

そこで、平面視上、負のX方向側においてTMR素子1とストラップ5の側面を揃えるためのマスク（以下「X方向境界マスク」）を用いたフォトリソグラフィ技術を用いて、更にTMR素子1とストラップ5をエッチングする。図10はX方向境界マスクS11及びこれを用いてエッチングした後のTMR素子1とストラップ5の形状及び位置関係を示す平面図である。X方向境界マスクS11は直線上の境界を有しており、当該境界がY方向と平行で、かつTMR素子1とストラップ5のいずれにも平面視上で交差するように配置される。そして当該境界よりも正のX方向側でTMR素子1とストラップ5を覆う。

## 【0038】

図9に示された形状のTMR素子1とストラップ5とをポジ型フォトレジストで覆い、X方向境界マスクS11を用いて露光し、現像することにより、X方向境界マスクS11とほぼ同型にフォトレジストを整形することができる。よってこの整形後のフォトレジストをエッチングマスクとしてTMR素子1とストラップ5とをエッチングすることにより、図10に示される形状にTMR素子1とストラップ5とを整形することができる。

## 【0039】

図11乃至図18はX方向境界マスクS11を用いたフォトリソグラフィ技術を施した後の、磁気記憶装置の製造方法を工程順に示す断面図である。図11はX方向境界マスクS11を用いたフォトリソグラフィ技術によってTMR素子1とストラップ5とを整形し、フォトレジストを除去した後の断面図である。負のX方向側においてTMR素子1とストラップ5の側面が揃っている。

## 【0040】

次に層間窒化膜810、TMR素子1とストラップ5を覆う層間窒化膜811を形成する（図12）。更に層間酸化膜812を形成し、一旦CMP（Chemical Mechanical Polish）処理を施して、層間酸化膜812を平坦化する。そして平坦化された層間酸化膜812上に更に層間酸化膜813及び層間窒化膜814を形成する（図13）。

## 【0041】

層間窒化膜 814 を選択的に除去して開口し、これをマスクとして層間酸化膜 812, 813 をエッチングして除去する。これにより、TMR 素子 1 の上方に、層間酸化膜 812, 813 及び層間窒化膜 814 を貫通する開口 901 を形成する (図 14)。そして層間窒化膜 811 をエッチングし、更に層間酸化膜 813 及び層間窒化膜 814 を選択的に除去して開口 901 を拡げる。これによりビット線 2 を形成するための開口 904 が層間酸化膜 813 及び層間窒化膜 814 を貫通して形成される。また層間酸化膜 812 には開口 901 の寸法を反映した開口 903 が残る (図 15)。

#### 【0042】

その後、層間酸化膜 812, 813 のエッチングマスクとして機能していた層間窒化膜 814 を一旦除去し (図 16)、ダマシン工程を採用してビット線 2 を形成する (図 17)。更に再度層間窒化膜 814 を形成し、層間窒化膜 814 上に層間窒化膜 815 を形成する (図 18)。このようにしてビット線 2 上にはパッシベーション膜が形成されることになる。

#### 【0043】

なお、TMR 素子 1 を形成した後に形成する層間窒化膜 811, 814, 815 及び層間酸化膜 812, 813 の成膜温度は低い方が望ましい。

#### 【0044】

以上のようにして本実施の形態によれば、TMR 素子 1 とストラップ 5 とに対して、同一の X 方向境界マスク S11 を用いたフォトリソグラフィ技術を施すことにより、負の X 方向側で TMR 素子 1 とストラップ 5 との位置合わせのマージンをほぼ零にすることができる。

#### 【0045】

特に TMR マスクが長方形の場合には、その長辺及び短辺をそれぞれ Y 方向及び X 方向に平行に配置することにより、TMR マスクを用いたフォトリソグラフィ技術によって得られた TMR 素子 1 の形状は、Y 方向についての端部が平面視上でほぼ半円となる (図 9 参照)。このような TMR 素子 1 に対して X 方向境界マスク S11 の直線上の境界を上述のように配置してフォトリソグラフィ技術を施すことにより、X 方向に平行な軸に対して線対称であり、Y 方向に対して非対

称な形状へと TMR 素子 1 を整形することができる。これは TMR 素子 1 において Y 方向に磁化して記録を行う場合に、本発明の第 2 の目的を達成する上で好適である。このような形状に由来する利点については別途に実施の形態 7 で説明するが、本実施の形態ではかかる形状の TMR 素子 1 を容易に形成できるという利点がある。

#### 【0046】

一般に素子の寸法が小さくなるほど、その素子を整形するためのマスクに要求される精度も高くなる。よって一つのフォトリソグラフィ技術を用いてある方向（上述の例では X 方向）に平行な軸に対して線対称であり、他の方向（上述の例では Y 方向）に対して非対称な形状へ素子を整形することは困難である。本実施の形態では TMR マスクと X 方向境界マスク S 1 1 との二つを用いてそれぞれフォトリソグラフィ技術を採用することにより、負の X 方向の位置合わせ用のマージンを小さくすると共に、容易に上記形状の TMR 素子 1 を形成することができるという利点がある。

#### 【0047】

なお、上記の説明では X 方向境界マスク S 1 1 を用いたフォトリソグラフィ技術についてポジ型フォトレジストを採用した場合について説明したが、ネガ型フォトレジストを採用してもよい。その場合にも X 方向境界マスク S 1 1 の直線上の境界が Y 方向と平行で、かつ TMR 素子 1 とストラップ 5 のいずれにも平面視上で交差するように配置される。但し当該境界よりも負の X 方向側で TMR 素子 1 とストラップ 5 を覆う。

#### 【0048】

また、必ずしも、TMR マスクを用いたフォトリソグラフィ技術と X 方向境界マスク S 1 1 を用いたフォトリソグラフィ技術とのそれぞれにおいて、TMR 素子 1 とストラップ 5 のエッチングを行う必要はない。ストラップマスクを用いたフォトレジスト技術によりストラップ 5 を形成した後、TMR 素子 1 に整形する前の積層構造を形成する。そして当該積層構造に対してフォトレジストで覆い、同一のフォトレジストに対して TMR マスクを用いて露光し、更に X 方向境界マスク S 1 1 を用いて露光し、現像することにより、TMR マスクと X 方向境界マ



スク S 1 1 との重複部分とほぼ同型にフォトレジストを整形することができる。

#### 【0049】

よってこの整形後のフォトレジストをエッチングマスクとして TMR 素子 1 とストラップ 5 とをエッチングすることにより、図 10～図 18 に示される形状に TMR 素子 1 とストラップ 5 とを整形することができる。この場合にはフォトレジストの形成や現像、エッチングの工程を簡略化することができる。

#### 【0050】

実施の形態 2.

図 19 は本発明の実施の形態 2 にかかる磁気記憶装置の製造方法を示す平面図である。図 10 に示された形状に TMR 素子 1 とストラップ 5 とを整形した後、更に整形を行う。

#### 【0051】

平面視上、負の Y 方向側において TMR 素子 1 とストラップ 5 の側面を揃えるためのマスク（以下「負の Y 方向境界マスク」）を用いたフォトリソグラフィ技術を用いて、更に TMR 素子 1 とストラップ 5 をエッチングする。図 19 は負の Y 方向境界マスク S 1 2 及びこれを用いてエッチングした後の TMR 素子 1 とストラップ 5 の形状及び位置関係を示す平面図である。負の Y 方向境界マスク S 1 2 は直線上の境界を有しており、当該境界が X 方向と平行で、かつ TMR 素子 1 とストラップ 5 のいずれにも平面視上で交差するように配置される。そして当該境界よりも正の Y 方向側で TMR 素子 1 とストラップ 5 を覆う。

#### 【0052】

図 20 は X 方向境界マスク S 1 1 及び負の Y 方向境界マスク S 1 2 を用いたフォトリソグラフィ技術を施した場合の、磁気記憶装置の構成を示す断面図である。図 20（a）に示されるように負の X 方向側において TMR 素子 1 とストラップ 5 の側面が揃っているのみならず、図 20（b）に示されるように負の Y 方向側においても TMR 素子 1 とストラップ 5 の側面が揃っている。

#### 【0053】

以上のようにして本実施の形態によれば、TMR 素子 1 とストラップ 5 とに対して、X 方向境界マスク S 1 1 及び負の Y 方向境界マスク S 1 2 を用いたフォト

リソグラフィ技術を施すことにより、負のX方向側及び負のY方向側でTMR素子1とストラップ5との位置合わせのマージンをほぼ零にすることができる。

#### 【0054】

上記説明では、負のY方向境界マスクS12を用いたフォトリソグラフィ技術においてポジ型フォトレジストを採用する場合に該当するが、ネガ型フォトレジストを採用してもよい。その場合にも負のY方向境界マスクS12の直線上の境界がX方向と平行で、かつTMR素子1とストラップ5のいずれにも平面視上で交差するように配置される。但し当該境界よりも負のY方向側でTMR素子1とストラップ5を覆う。

#### 【0055】

また、X方向境界マスクS11と負のY方向境界マスクS12とのそれぞれに対応してエッチングを行う必要はない。図9に示された形状のTMR素子1とストラップ5に対してポジ型フォトレジストで覆い、同一のフォトレジストに対してX方向境界マスクS11を用いて露光し、更に負のY方向境界マスクS12を用いて露光し、現像することにより、X方向境界マスクS11と負のY方向境界マスクS12との重複部分とほぼ同型にフォトレジストを整形することができる。

#### 【0056】

よってこの整形後のフォトレジストをエッチングマスクとしてTMR素子1とストラップ5とをエッチングすることにより、図19、図20に示される形状にTMR素子1とストラップ5とを整形することができる。この場合にはフォトレジストの形成や現像、エッチングの工程を簡略化することができる。

#### 【0057】

更に、実施の形態1で説明したように、TMRマスクとX方向境界マスクS11と負のY方向境界マスクS12のそれぞれを用いて同一のフォトレジストに対して露光を行い、フォトレジストの形成や現像、エッチングの工程を簡略化してもよい。

#### 【0058】

実施の形態3.

図 2 1 は本発明の実施の形態 3 にかかる磁気記憶装置の製造方法を示す平面図である。図 1 9 に示された形状に TMR 素子 1 とストラップ 5 とを整形した後、更に整形を行う。

#### 【0059】

平面視上、正の Y 方向側において TMR 素子 1 とストラップ 5 の側面を揃えるためのマスク（以下「正の Y 方向境界マスク」）を用いたフォトリソグラフィ技術を用いて、更に TMR 素子 1 とストラップ 5 をエッチングする。図 2 1 は正の Y 方向境界マスク S 1 3 及びこれを用いてエッチングした後の TMR 素子 1 とストラップ 5 の形状及び位置関係を示す平面図である。正の Y 方向境界マスク S 1 3 は直線上の境界を有しており、当該境界が X 方向と平行で、かつ TMR 素子 1 とストラップ 5 のいずれにも平面視上で交差するように配置される。そして当該境界よりも負の Y 方向側で TMR 素子 1 とストラップ 5 を覆う。

#### 【0060】

図 2 2 は X 方向境界マスク S 1 1、負の Y 方向境界マスク S 1 2 及び正の Y 方向境界マスク S 1 3 を用いたフォトリソグラフィ技術を施した場合の、磁気記憶装置の構成を示す断面図である。図 2 2（a）に示されるように負の X 方向側において TMR 素子 1 とストラップ 5 の側面が揃っているのみならず、図 2 2（b）に示されるように負の Y 方向側及び正の Y 方向側においても TMR 素子 1 とストラップ 5 の側面が揃っている。

#### 【0061】

以上のようにして本実施の形態によれば、TMR 素子 1 とストラップ 5 とに対して、X 方向境界マスク S 1 1、負の Y 方向境界マスク S 1 2 及び正の Y 方向境界マスク S 1 3 を用いたフォトリソグラフィ技術を施すことにより、負の X 方向側、負の Y 方向側及び正の Y 方向側で TMR 素子 1 とストラップ 5 との位置合わせのマージンをほぼ零にすることができる。

#### 【0062】

上記説明では、正の Y 方向境界マスク S 1 3 を用いたフォトリソグラフィ技術においてポジ型フォトレジストを採用する場合に該当するが、ネガ型フォトレジストを採用してもよい。その場合にも正の Y 方向境界マスク S 1 3 の直線上の境

界がX方向と平行で、かつTMR素子1とストラップ5のいずれにも平面視上で交差するように配置される。但し当該境界よりも正のY方向側でTMR素子1とストラップ5を覆う。

#### 【0063】

また、X方向境界マスクS11と負のY方向境界マスクS12と正のY方向境界マスクS13のそれぞれに対応してエッチングを行う必要はない。図9に示された形状のTMR素子1とストラップ5に対してポジ型フォトレジストで覆い、同一のフォトレジストに対してX方向境界マスクS11を用いて露光し、更に負のY方向境界マスクS12を用いて露光し、更に正のY方向境界マスクS13を用いて露光し、現像することにより、X方向境界マスクS11と負のY方向境界マスクS12と正のY方向境界マスクS13との重複部分とほぼ同型にフォトレジストを整形することができる。

#### 【0064】

よってこの整形後のフォトレジストをエッチングマスクとしてTMR素子1とストラップ5とをエッチングすることにより、図21、図22に示される形状にTMR素子1とストラップ5とを整形することができる。この場合にはフォトレジストの形成や現像、エッチングの工程を簡略化することができる。

#### 【0065】

更に、実施の形態1で説明したように、TMRマスクとX方向境界マスクS11と負のY方向境界マスクS12と正のY方向境界マスクS13のそれぞれを用いて同一のフォトレジストに対して露光を行い、フォトレジストの形成や現像、エッチングの工程を簡略化してもよい。

#### 【0066】

実施の形態4.

図23は本発明の実施の形態4にかかる磁気記憶装置の製造方法を示す平面図である。図9に示された形状にTMR素子1とストラップ5とを整形した後、更に整形を行う。

#### 【0067】

図23は負のY方向境界マスクS12及びこれを用いてエッチングした後のT

MR素子1とストラップ5の形状及び位置関係を示す平面図である。負のY方向境界マスクS12は直線上の境界を有しており、当該境界がX方向と平行で、かつTMR素子1とストラップ5のいずれにも平面視上で交差するように配置される。そして当該境界よりも正のY方向側でTMR素子1とストラップ5を覆う。

#### 【0068】

図24は負のY方向境界マスクS12を用いたフォトリソグラフィ技術を施した場合の、磁気記憶装置の構成を示す断面図である。図24(b)に示されるように負のY方向側においてTMR素子1とストラップ5の側面が揃っている。

#### 【0069】

以上のようにして本実施の形態によれば、TMR素子1とストラップ5とに対して、同一の負のY方向境界マスクS12を用いたフォトリソグラフィ技術を施すことにより、負のY方向側でTMR素子1とストラップ5との位置合わせのマージンをほぼ零にすることができる。

#### 【0070】

なお、上記の説明では負のY方向境界マスクS12を用いたフォトリソグラフィ技術についてポジ型フォトレジストを採用した場合について説明したが、ネガ型フォトレジストを採用してもよい。

#### 【0071】

また、必ずしも、TMRマスクを用いたフォトリソグラフィ技術と負のY方向境界マスクS12を用いたフォトリソグラフィ技術とのそれぞれにおいて、TMR素子1とストラップ5のエッチングを行う必要はない。ストラップマスクを用いたフォトレジスト技術によりストラップ5を形成した後、TMR素子1に整形する前の積層構造を形成する。そして当該積層構造に対してフォトレジストで覆い、同一のフォトレジストに対してTMRマスクを用いて露光し、更に負のY方向境界マスクS12を用いて露光し、現像することにより、TMRマスクと負のY方向境界マスクS12との重複部分とほぼ同型にフォトレジストを整形することができる。

#### 【0072】

よってこの整形後のフォトレジストをエッチングマスクとしてTMR素子1と

ストラップ5とをエッチングすることにより、図23、図24に示される形状にTMR素子1とストラップ5とを整形することができる。この場合にはフォトレジストの形成や現像、エッチングの工程を簡略化することができる。

#### 【0073】

実施の形態5.

図25は本発明の実施の形態3にかかる磁気記憶装置の製造方法を示す平面図である。図23に示された形状にTMR素子1とストラップ5とを整形した後、更に整形を行う。

#### 【0074】

図25は正のY方向境界マスクS13及びこれを用いてエッチングした後のTMR素子1とストラップ5の形状及び位置関係を示す平面図である。正のY方向境界マスクS13は直線上の境界を有しており、当該境界がX方向と平行で、かつTMR素子1とストラップ5のいずれにも平面視上で交差するように配置される。そして当該境界よりも負のY方向側でTMR素子1とストラップ5を覆う。

#### 【0075】

図26はX方向境界マスクS11、負のY方向境界マスクS12及び正のY方向境界マスクS13を用いたフォトリソグラフィ技術を施した場合の、磁気記憶装置の構成を示す断面図である。図26(b)に示されるように負のY方向のみならず正のY方向側においてもTMR素子1とストラップ5の側面が揃っている。

#### 【0076】

以上のようにして本実施の形態によれば、TMR素子1とストラップ5とに対して、負のY方向境界マスクS12及び正のY方向境界マスクS13を用いたフォトリソグラフィ技術を施すことにより、負のY方向側及び正のY方向側でTMR素子1とストラップ5との位置合わせのマージンをほぼ零にすることができる。

#### 【0077】

上記説明では、正のY方向境界マスクS13を用いたフォトリソグラフィ技術においてポジ型フォトレジストを採用する場合に該当するが、ネガ型フォトレジ

ストを採用してもよい。

#### 【0078】

また、負のY方向境界マスクS12と正のY方向境界マスクS13のそれぞれに対応してエッチングを行う必要はない。図9に示された形状のTMR素子1とストラップ5に対してポジ型フォトリジストで覆い、同一のフォトリジストに対して負のY方向境界マスクS12を用いて露光し、更に正のY方向境界マスクS13を用いて露光し、現像することにより、負のY方向境界マスクS12と正のY方向境界マスクS13との重複部分とほぼ同型にフォトリジストを整形することができる。

#### 【0079】

よってこの整形後のフォトリジストをエッチングマスクとしてTMR素子1とストラップ5とをエッチングすることにより、図25、図26に示される形状にTMR素子1とストラップ5とを整形することができる。この場合にはフォトリジストの形成や現像、エッチングの工程を簡略化することができる。

#### 【0080】

更に、実施の形態1で説明したように、TMRマスクと負のY方向境界マスクS12と正のY方向境界マスクS13のそれぞれを用いて同一のフォトリジストに対して露光を行い、フォトリジストの形成や現像、エッチングの工程を簡略化してもよい。

#### 【0081】

実施の形態6.

負のY方向境界マスクS12と正のY方向境界マスクS13の少なくともいずれか一方を採用する場合、ビット線2に対するTMR素子1の位置合わせマージンをもほぼ零にすることができる。ビット線2の形成に際してダマシン工程を採用せず、所定のマスクを採用したフォトリジスト技術によってエッチングを行うのである。

#### 【0082】

図27乃至図30は本発明の実施の形態6にかかる磁気記憶装置の製造方法を工程順に示す断面図である。図1,2に示された構造を得た後、層間酸化膜812

を全面に形成し、CMP処理を行ってその上方の面を平坦化する(図27)。そして層間窒化膜811及び層間酸化膜812を選択的に除去し、TMR素子1の上面を露出する開口905を形成する(図28)。そして全面に一旦ビット線2を形成する(図29)。この際、ビット線2は開口905を充填してTMR素子1の上面と接続される。その後、ビット線2上に層間窒化膜814aを形成する(図30)。

#### 【0083】

図31は層間窒化膜814aをパターニングするためのY方向境界マスクS20の形状を示す平面図である。当該平面図ではTMR素子1とストラップ5を併記している。Y方向境界マスクS20は平行に延びる直線上の境界を二つ有しており、図示されない層間窒化膜814aをこれら二つの境界の間で露出させる。Y方向境界マスクS20はその二つの境界がいずれもX方向に平行となってTMR素子1とストラップ5を交差するように配置される。よって層間窒化膜814aをポジ型フォトリソで覆い、Y方向境界マスクS20を用いて露光し、現像することにより、Y方向境界マスクS20とほぼ同型にフォトリソを整形することができる。この整形後のフォトリソをエッチングマスクとして層間窒化膜814aをエッチングして整形する。

#### 【0084】

図32乃至図36はY方向境界マスクS20を用いたフォトリソグラフィ技術を施した後の、磁気記憶装置の製造方法を工程順に示す断面図である。図32は層間窒化膜814aを整形し、フォトリソを除去した後の構造を示す。次に、整形された層間窒化膜814aをマスクとしてビット線2、TMR素子1、ストラップ5をエッチングすることにより、ビット線2、TMR素子1、ストラップ5を層間窒化膜814aと同型に整形する(図33)。TMR素子1はストラップ5のみならず、ビット線2に対しても自己整合的に形成され、Y方向の位置合わせのためのマージンをほぼ零にすることができる。

#### 【0085】

層間窒化膜810、814a上、並びにビット線2、TMR素子1、ストラップ5、層間酸化膜812及び層間窒化膜811、814aの側面に層間窒化膜8



14bを形成する(図34)。そして層間酸化膜813を層間窒化膜814b上に形成し、層間窒化膜814bをストップとするCMP処理によって、層間酸化膜813と層間窒化膜814bとの段差をなくす(図35)。更に層間酸化膜813と層間窒化膜814bとの上に層間窒化膜815を形成する(図36)。このようにしてビット線2上にはパッシベーション膜が形成されることになる。

#### 【0086】

以上のようにして本実施の形態によれば、TMR素子1とストラップ5のみならず、ビット線2に対しても同一のY方向境界マスクS20を用いたフォトリソグラフィ技術を施すことにより、Y方向に関するTMR素子1とストラップ5とビット線2との位置合わせのマージンをほぼ零にすることができる。

#### 【0087】

なお、上記の説明ではY方向境界マスクS20を用いたフォトリソグラフィ技術についてポジ型フォトレジストを採用した場合について説明したが、ネガ型フォトレジストを採用してもよい。その場合にはX方向に平行な二つの直線の間を覆うマスクが採用され、TMR素子1とストラップ5のいずれにも平面視上で交差するように配置される。

#### 【0088】

なお、実施の形態4で説明されたように、負のY方向境界マスクS12を用いたフォトリソグラフィ技術によって層間窒化膜814aを整形してもよい。そして整形された層間窒化膜814aをマスクとしてビット線2、TMR素子1、ストラップ5をエッチングすることにより、ビット線2、TMR素子1、ストラップ5を自己整合的に形成し負のY方向の位置合わせのためのマージンをほぼ零にすることができる。これによりTMR素子1、ストラップ5は平面視上、図19に示されるような形状に整形される。また上述のようにビット線2、TMR素子1、ストラップ5を整形した場合に、層間窒化膜815を形成した状態の断面構造を、図37に示す。

#### 【0089】

また、実施の形態2で説明されたようにX方向境界マスクS11及び負のY方向境界マスクS12を用いたフォトリソグラフィ技術によって層間窒化膜814

aを整形してもよい。そして整形された層間窒化膜814aをマスクとしてビット線2、TMR素子1、ストラップ5をエッチングすることにより、ビット線2、TMR素子1、ストラップ5を自己整合的に形成し負のX方向の位置合わせのためのマージン及び負のY方向の位置合わせのためのマージンをほぼ零にすることができる。これによりTMR素子1、ストラップ5は平面視上、図19に示されるような形状に整形される。また上述のようにビット線2、TMR素子1、ストラップ5を整形した場合に、層間窒化膜815を形成した状態の断面構造を、図38に示す。

#### 【0090】

また、実施の形態3で説明されたようにX方向境界マスクS11、負のY方向境界マスクS12及び正のY方向境界マスクS13を用いたフォトリソグラフィ技術によって層間窒化膜814aを整形してもよい。そして整形された層間窒化膜814aをマスクとしてビット線2、TMR素子1、ストラップ5をエッチングすることにより、ビット線2、TMR素子1、ストラップ5を自己整合的に形成し、Y方向の位置合わせのためのマージン及び負のX方向の位置合わせのためのマージンをほぼ零にすることができる。これによりTMR素子1、ストラップ5は平面視上、図21に示されるような形状に整形される。また上述のようにビット線2、TMR素子1、ストラップ5を整形した場合に、層間窒化膜815を形成した状態の断面構造を、図39に示す。

#### 【0091】

実施の形態7.

本実施の形態では、ディスターブセルの発生を回避する技術を提供する。図1を参照して、書き込み動作時にデジット線 $D_M$ 及びビット線 $B_N$ に電流を流し、ビット線 $B_{N+1}$ に電流が流さない場合を考える。ビット線 $B_N$ が発生する磁界はメモリセル $C_{M(N+1)}$ にも及ぶので、デジット線 $D_M$ に流れる電流やビット線 $B_N$ に流れる電流が大きいと、メモリセル $C_{M(N+1)}$ にも誤って書き込みが行われる可能性がある。

#### 【0092】

図40はこのようなディスターブセルの発生を説明するグラフであり、TMR

素子 1 に対して負の X 方向に印加される磁界  $H_x$  と、負の Y 方向に印加される磁界  $H_y$  とに対する、記録層 1 0 1 の二種類のアステロイド曲線  $L_1$ ,  $L_2$  が示されている。TMR 素子 1 において Y 方向に磁化して記録を行うため、TMR 素子 1 の磁化容易軸及び磁化困難軸はそれぞれ Y 方向及び X 方向に設定される。TMR 素子に与えられる磁界  $H_x$ ,  $H_y$  を示す点  $(H_x, H_y)$  がアステロイド曲線よりも原点 O に近い場合には記録層 1 0 1 の磁化方向に影響を与えない。逆にアステロイド曲線よりも原点 O から遠い場合には、記録層 1 0 1 の磁化方向に影響を与え、たとえ TMR 素子 1 の記録層 1 0 1 が正の Y 方向に磁化されていても、これを反転して負の Y 方向に磁化させる。

#### 【 0 0 9 3 】

図 2 に示されたデジット線 3 (図 1 ではデジット線  $D_M$ ) において正の Y 方向に電流が流れることによって、その直上の TMR 素子 1 (図 1 に即して言えばメモリセル  $C_{MN}$ ,  $C_{M(N+1)}$  の TMR 素子 1) に対して磁界  $H_x$  が正の X 方向に印加される。またビット線 2 (図 1 ではビット線  $B_N$ ) において正の X 方向に電流が流れることによって、その直下の TMR 素子 1 (図 1 に即して言えばメモリセル  $C_{MN}$  の TMR 素子 1) に対して磁界  $H_y$  が正の Y 方向に印加される。記録層 1 0 1 がアステロイド曲線  $L_1$  を呈し、電流が流れたビット線 2 の直下の TMR 素子 1 に印加される磁界  $H_y$  が値  $H_{y2}$  であり、電流が流れたビット線 2 の直下にはない TMR 素子 1 に印加される磁界  $H_y$  が値  $H_{y1}$  であれば、電流が流れたデジット線 3 の直上の TMR 素子 1 における磁界  $H_x$  の値を  $H_{x1}$  に設定してディスターブセルの発生を回避することができる。

#### 【 0 0 9 4 】

しかしメモリセルの動作マージンを広く採るには、電流が流れたデジット線 3 の直上の TMR 素子 1 における磁界  $H_x$  の値を大きく設定することが望ましい。しかし磁界  $H_x$  の値を  $H_{x2}$  ( $> H_{x1}$ ) に設定すれば、磁界  $H_y$  の値が  $H_{y1}$  でも書き込み動作が生じてしまい、電流が流れたビット線 2 の直下にはない TMR 素子 1 にも書き込みが行われてしまう。かかるディスターブセルの発生を回避するためには、磁界  $H_x$  として採用される値の近傍でアステロイド曲線  $L_1$  よりも傾きが急峻なアステロイド曲線  $L_2$  を、記録層 1 0 1 が呈することが望ましい。

アステロイド曲線  $L_2$  に関してみれば、磁界  $H_{x2}$  が印加されている状態において磁界  $H_{y1}$  が印加されている記録層 101 は磁化方向が変化せず、磁界  $H_{y2}$  が印加されている記録層 101 は磁化方向が変化しないからである。

#### 【0095】

このように、磁化困難軸方向の印加磁界  $H_x$  が低い領域でアステロイド曲線の傾きを増大させるには、磁性層の形状を、その磁化困難軸方向の寸法を磁化容易軸方向の寸法よりも小さくすればよい。図 41 は磁性層として  $NiFe$  の膜厚及び磁化困難軸方向の寸法を固定し、磁化容易軸方向の寸法を変えた場合のアステロイド曲線を示すグラフである。横軸に磁界  $H_x$ 、縦軸に磁界  $H_y$  を、それぞれ任意単位で採用している。ここで磁化容易軸方向の寸法を磁化困難軸方向の寸法で除した値をアスペクト比  $k$  として示している。アスペクト比  $k$  を大きくするほどアステロイド曲線の傾きは急峻となるが、素子の微細化という観点からは望ましくない。

#### 【0096】

しかし、実施の形態 1 において図 10 を用いて紹介されたように、 $X$  方向（磁化困難軸方向）に平行な軸に対して線対称であり、 $Y$  方向（磁化容易軸方向）に対して非対称な形状では、アスペクト比が小さくても、そのアステロイドの傾きを顕著に急峻とすることができる。

#### 【0097】

図 42 は実施の形態 7 にかかる TMR 素子の記録層 101 の形状を例示する平面図であり、上方から下方へ向かう方向から見た（負の  $Z$  方向に沿って見た）図である。磁化困難軸方向の幅  $D_x$ 、磁化容易軸方向の幅  $D_y$  を用いて、便宜的にアスペクト比  $K$  が  $D_y/D_x$  で定義される。当該記録層 101 では、矩形における正の  $X$  方向側と正の  $Y$  方向側の角、及び正の  $X$  方向側と負の  $Y$  方向側の角が半径  $r$  の円弧となっており、D 字型の形状を有している。但し半径  $r$  は以下では、磁化困難軸方向の幅  $D_x$  で規格化して示す。

#### 【0098】

図 43 は、図 41 に示された矩形の磁性層のアステロイド曲線に対して、図 42 に示された D 字型の形状を有する磁性層のアステロイド曲線  $L_3$  を追記したグ

ラフである。ここでは  $K = 1.2$ ,  $r = 0.4$  の場合が例示されており、 $\text{NiFe}$  の膜厚及び磁化困難軸方向の寸法は図 41 に示されたアステロイド曲線を呈する矩形の磁性層と同じである。

#### 【0099】

磁界  $H_x$  が 80 (任意単位) 程度の値よりも大きい場合では、アステロイド曲線 L3 はアスペクト比  $k$  が 1.0 の矩形のアステロイド曲線とほぼ重なっている。しかし磁界  $H_x$  が 80 (任意単位) 近傍でアステロイド曲線 L3 は急峻な傾斜を呈しており、磁界  $H_x$  が 80 (任意単位) よりも小さくなると、アステロイド曲線 L3 はアスペクト比  $k$  が 2.0 の矩形のアステロイド曲線よりも遙かに大きな磁界  $H_y$  の値を採っている。

#### 【0100】

よってアステロイド曲線 L3 を呈する記録層 101 を有する TMR 素子 1 に対して、図 40 の磁界  $H_{x1}$ ,  $H_{x2}$  をそれぞれ 80 (任意単位) よりも小さく、80 (任意単位) よりも大きくすることにより、ディスタースセルの発生を回避することができる。しかも矩形の場合と比較して微細化を阻害しにくい。

#### 【0101】

このような急峻なアステロイド曲線の傾きは、磁界  $H_x$  の値がある閾値 (図 43 の例では 80 (任意単位)) を採る場合を境として、磁性層の磁化状態が異なるからである。即ち、当該閾値よりも小さな磁界が磁化困難軸方向に印加された場合にはいわゆる C 型の磁化分布が、当該閾値よりも大きな磁界が磁化困難軸方向に印加された場合にはいわゆる S 型の磁化分布が、それぞれ発生している。

#### 【0102】

図 44 は磁化分布を示す模式図であり、同図 (a), (b) はそれぞれ C 型及び S 型の磁化分布を示している。ここではいずれも  $H_y = 0$  の場合が例示されている。磁界  $H_x$  が閾値よりも小さい場合、図 44 (a) に示されるように、磁化容易軸方向に沿って (ここでは全体として負の Y 方向に向いて) 磁化されており、X 方向の成分は小さい。C 型の磁化分布では磁化反転させるために必要な磁界  $H_y$  が大きくなるので、上述のように急峻な傾きを有するアステロイド曲線が得られる。

## 【0103】

図45は図42に示されたD字型の形状を有する磁性層について、種々のアスペクト比 $K$ 、半径 $r$ のアステロイド曲線をプロットしたグラフである。半径 $r$ を大きくすることにより、アステロイド曲線の傾きを急峻にする磁界 $H_x$ の閾値を大きくすることができる。またアスペクト比 $K$ を小さくすることにより、アステロイド曲線の傾きを急峻にすることができる。これは素子の微細化の観点からは望ましい特性であるといえる。

## 【0104】

図46乃至図48は本実施の形態にかかる磁性体の形状、即ち $X$ 方向（磁化困難軸方向）に平行な軸に対して線対称であり、 $Y$ 方向（磁化容易軸方向）に対して非対称な形状を分類して例示する平面図である。図46は負の $X$ 方向側の端が $Y$ 方向に平行な直線のみで構成されている場合を示している。また図47は負の $X$ 方向側（図中では破線の左側）が曲線部分のみで構成されている場合及び直線部分と曲線部分とで構成されている場合を示している。また図48は負の $X$ 方向側が複数の直線部分のみで構成されている場合及び複数の直線部分と曲線部分とで構成されている場合を示している。

## 【0105】

また図46乃至図48のいずれの図においても、正の $X$ 方向側が直線部分なし／直線部分が $X$ 方向に平行な場合／直線部分が $Y$ 方向に平行な場合／ $X$ 方向に平行な直線部分と $Y$ 方向に平行な直線部分を含む場合にそれぞれ分類されている。

## 【0106】

図47に示された形状は、図46に示された形状と比較して、負の $X$ 方向側で角が丸められているので、磁化の反転が容易であるという利点がある。また図48に示される形状は、図46や図47に示された形状と比較して、面積を拡げ、熱擾乱に強いという利点がある。

## 【0107】

図48に示された構造は、複数のマスクを採用することにより、実施の形態1乃至実施の形態6と同様にして形成することができる。図9に示された形状のTMR素子1とストラップ5とをポジ型フォトリジストで覆い、正の $X$ 方向と負の

Y方向の間に挟まれる方向に延びる直線を境界として有するマスクS41を用いて露光し、現像することにより、マスクS41とほぼ同型にフォトリジストを整形することができる。よってこの整形後のフォトリジストをエッチングマスクとしてTMR素子1とストラップ5とをエッチングすることにより、図49に示される形状にTMR素子1とストラップ5とを整形することができる。

#### 【0108】

更にTMR素子1とストラップ5とをポジ型フォトリジストで覆い、正のX方向と正のY方向の間に挟まれる方向に延びる直線を境界として有するマスクS42を用いて露光し、現像することにより、マスクS42とほぼ同型にフォトリジストを整形することができる。よってこの整形後のフォトリジストをエッチングマスクとしてTMR素子1とストラップ5とをエッチングすることにより、図50に示される形状にTMR素子1とストラップ5とを整形することができる。マスクS41, S42により、図48に示された形状の負のX方向側の形状を得ることができる。

#### 【0109】

##### 【発明の効果】

この発明にかかる磁気記録素子によれば、閾値よりも小さい磁界が磁化困難軸方向に印加された場合には、磁性層の磁化容易軸に大きな磁界を印加しなければ、磁性層の磁化分布を反転することができない。他方、閾値よりも大きい磁界が磁化困難軸方向に印加された場合には、磁性層の磁化容易軸に小さな磁界を印加しても磁性層の磁化分布を反転することができる。よって当該磁性層を有する磁気記録素子を用いたメモリセルでは、ディスタースセルの発生を回避することができる。

#### 【0110】

この発明にかかる磁気記録素子の製造方法によれば、磁気記録素子と導電体との位置合わせマージンをほぼ零にすることができる。

##### 【図面の簡単な説明】

【図1】 本発明の実施の形態1にかかる磁気記憶装置の構成を示す回路図である。

【図 2】 一つのメモリセルの構造の概略を示す斜視図である。

【図 3】 TMR 素子 1 の構造を示す断面図である。

【図 4】 本発明の実施の形態 1 にかかるメモリセルの構造の概略を示す断面図である。

【図 5】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 6】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 7】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 8】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 9】 TMR 素子 1 とストラップ 5 の形状及び位置関係を示す平面図である。

【図 1 0】 TMR 素子 1 とストラップ 5 の形状及び位置関係を示す平面図である。

【図 1 1】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 1 2】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 1 3】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 1 4】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 1 5】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 1 6】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 1 7】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程



順に示す断面図である。

【図 18】 本発明の実施の形態 1 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 19】 本発明の実施の形態 2 にかかる磁気記憶装置の製造方法を示す平面図である。

【図 20】 磁気記憶装置の構成を示す断面図である。

【図 21】 本発明の実施の形態 3 にかかる磁気記憶装置の製造方法を示す平面図である。

【図 22】 磁気記憶装置の構成を示す断面図である。

【図 23】 本発明の実施の形態 4 にかかる磁気記憶装置の製造方法を示す平面図である。

【図 24】 磁気記憶装置の構成を示す断面図である。

【図 25】 本発明の実施の形態 3 にかかる磁気記憶装置の製造方法を示す平面図である。

【図 26】 磁気記憶装置の構成を示す断面図である。

【図 27】 本発明の実施の形態 6 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 28】 本発明の実施の形態 6 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 29】 本発明の実施の形態 6 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 30】 本発明の実施の形態 6 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 31】 Y 方向境界マスク S20 の形状を示す平面図である。

【図 32】 本発明の実施の形態 6 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 33】 本発明の実施の形態 6 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 34】 本発明の実施の形態 6 にかかる磁気記憶装置の製造方法を工程

順に示す断面図である。

【図 3 5】 本発明の実施の形態 6 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 3 6】 本発明の実施の形態 6 にかかる磁気記憶装置の製造方法を工程順に示す断面図である。

【図 3 7】 磁気記憶装置の構成を示す断面図である。

【図 3 8】 磁気記憶装置の構成を示す断面図である。

【図 3 9】 磁気記憶装置の構成を示す断面図である。

【図 4 0】 ディスタースセルの発生を説明するグラフである。

【図 4 1】 矩形の磁性層のアステロイド曲線を示すグラフである。

【図 4 2】 本発明の実施の形態 7 にかかる磁性層のアステロイド曲線を示すグラフである。

【図 4 3】 本発明の実施の形態 7 にかかる TMR 素子の記録層 1 0 1 の形状を例示する平面図である。

【図 4 4】 C 型及び S 型の磁化分布を示す模式図である。

【図 4 5】 本発明の実施の形態 7 にかかる磁性層のアステロイド曲線をプロットしたグラフである。

【図 4 6】 本発明の実施の形態 7 にかかる磁性層の形状を分類して例示する平面図である。

【図 4 7】 本発明の実施の形態 7 にかかる磁性層の形状を分類して例示する平面図である。

【図 4 8】 本発明の実施の形態 7 にかかる磁性層の形状を分類して例示する平面図である。

【図 4 9】 TMR 素子 1 とストラップ 5 の形状及び位置関係を示す平面図である。

【図 5 0】 TMR 素子 1 とストラップ 5 の形状及び位置関係を示す平面図である。

#### 【符号の説明】

1 TMR 素子、5 ストラップ、S 1 1 X 方向境界マスク、S 1 2 負の

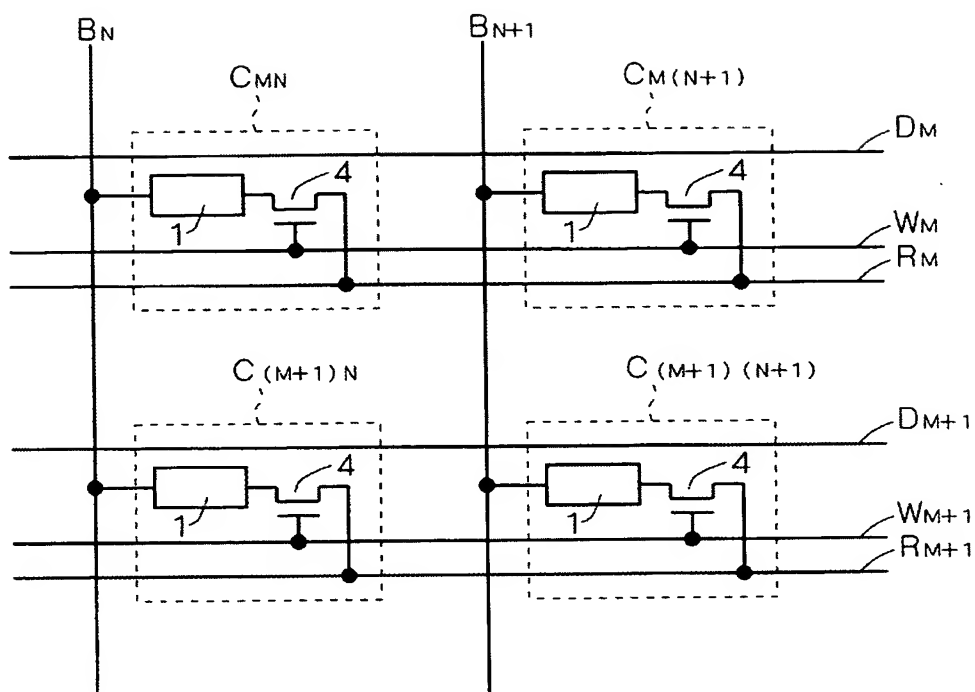
Y 方向境界マスク、S 1 3 正の Y 方向境界マスク、S 2 0 Y 方向境界マスク

。

【書類名】

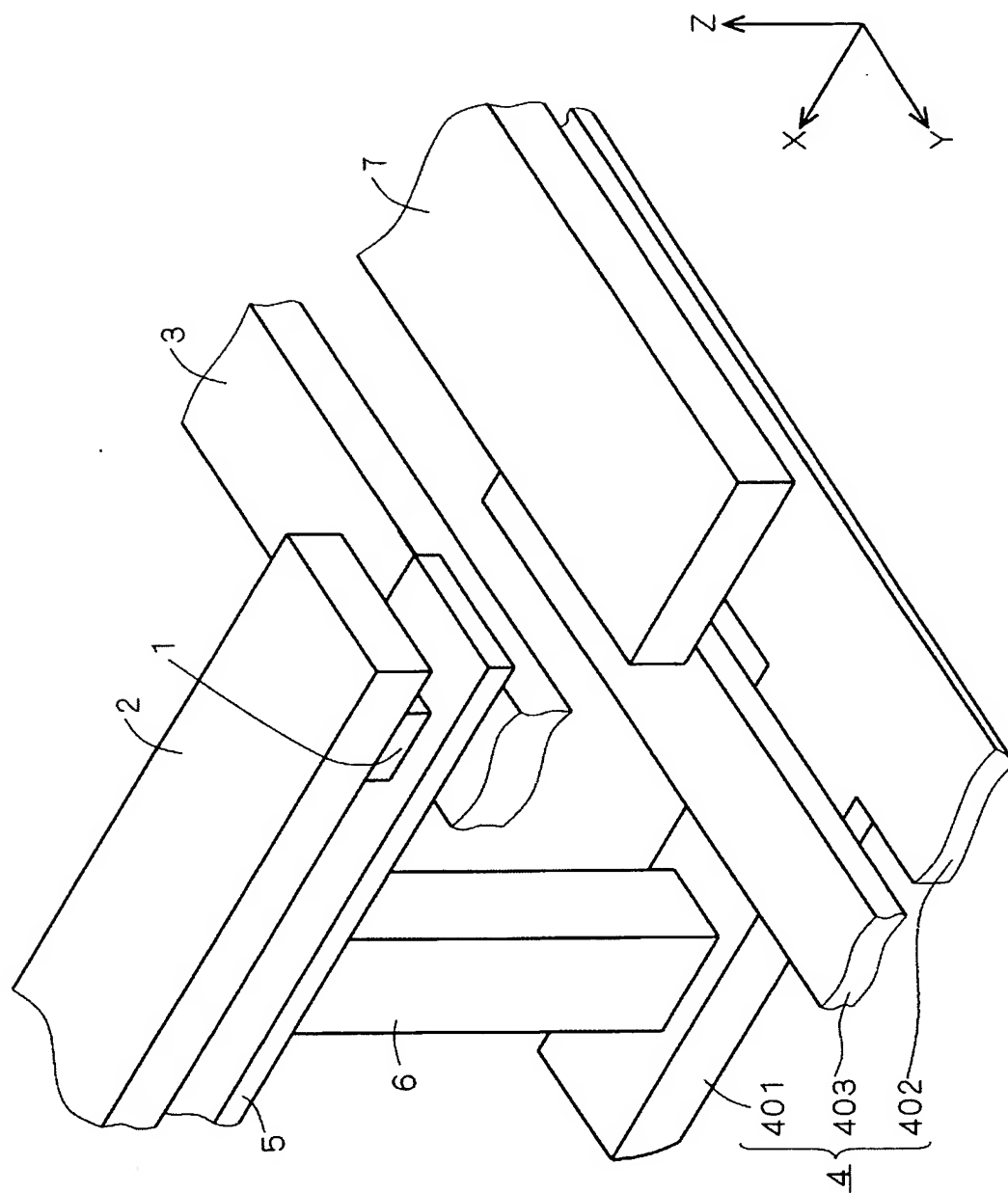
図面

【図 1】

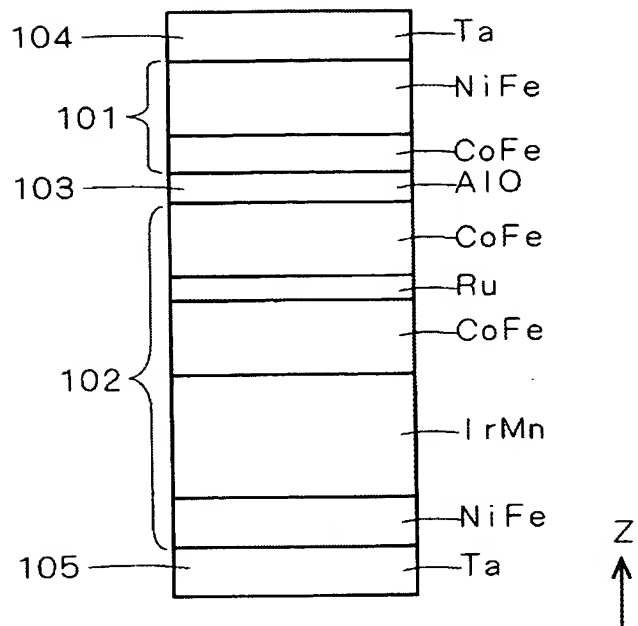


1 : TMR素子

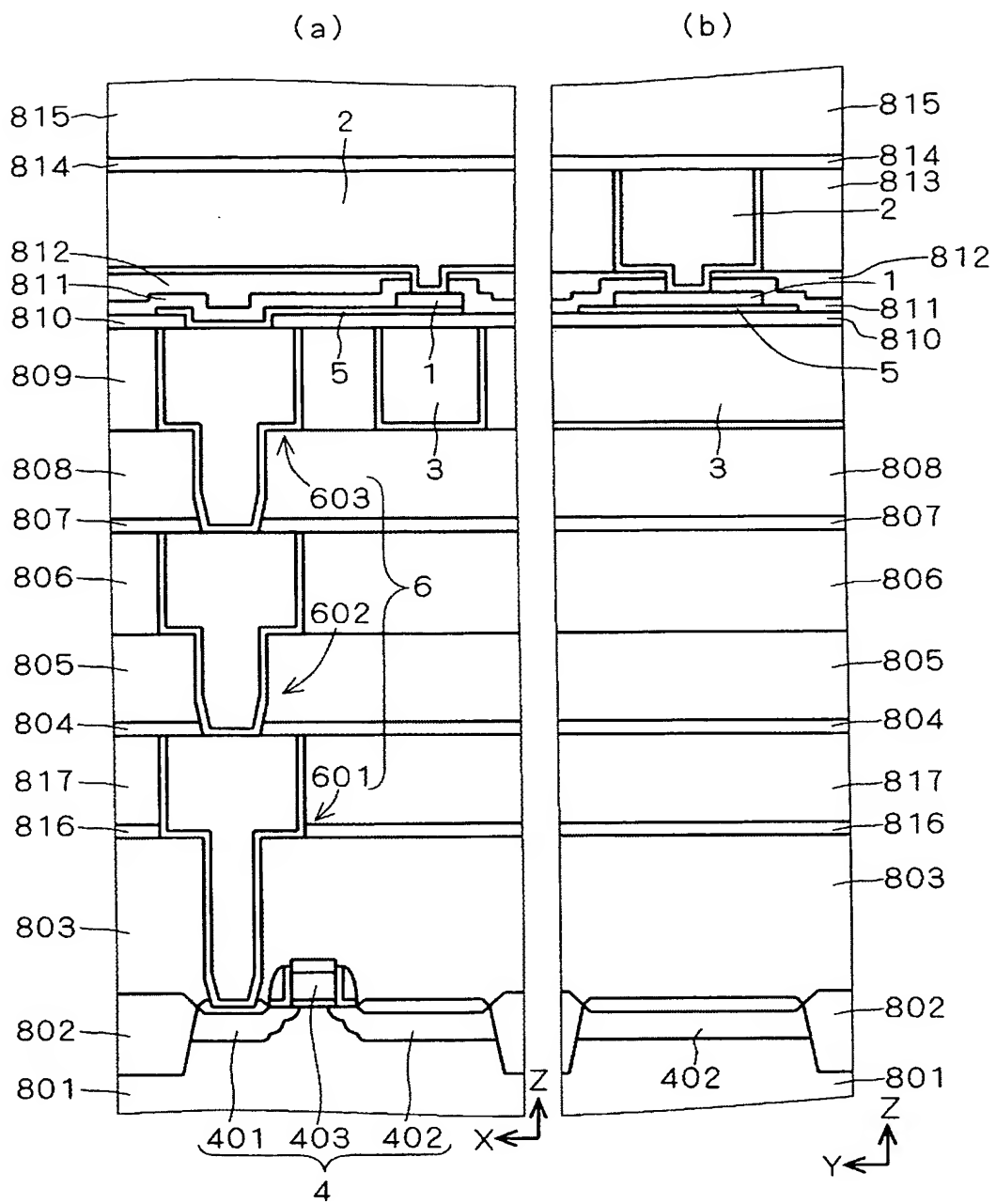
【図 2】



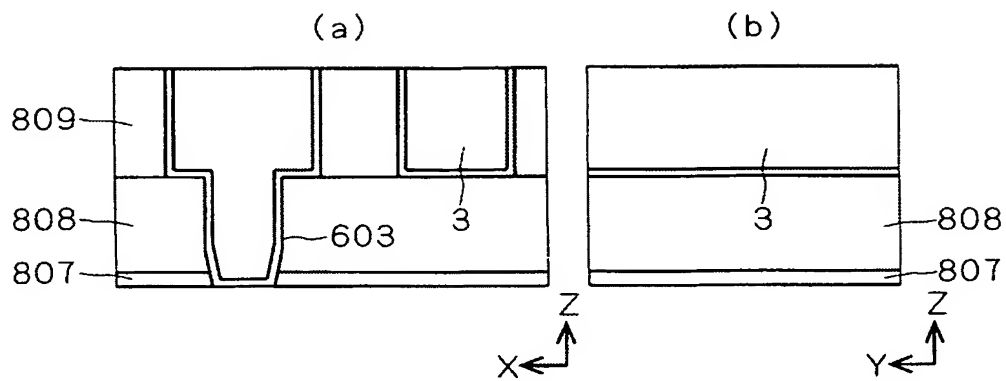
【図 3】



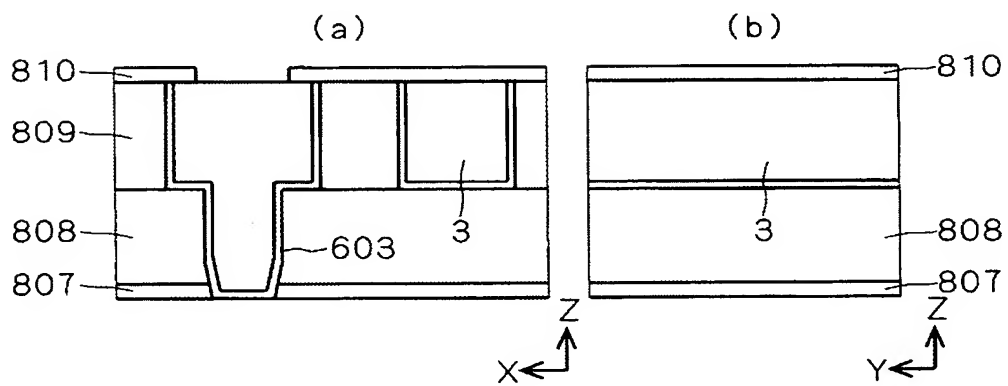
【図 4】



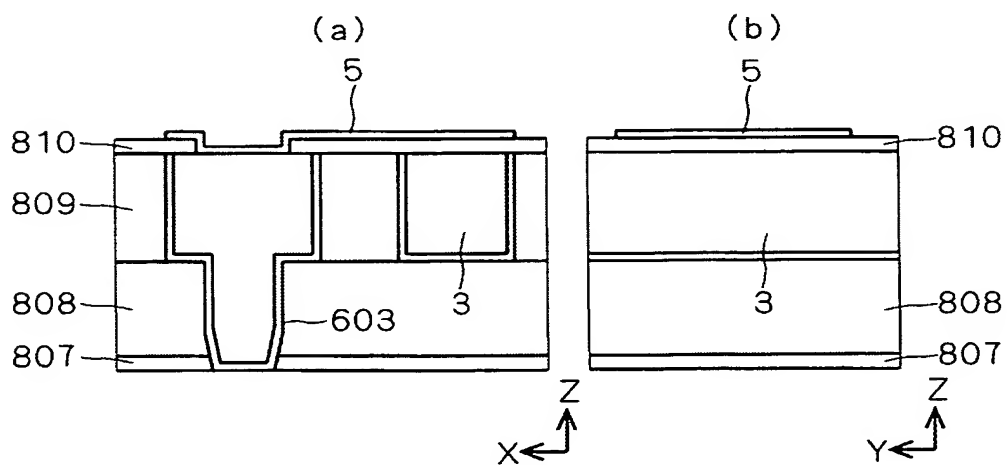
【図 5】



【図 6】

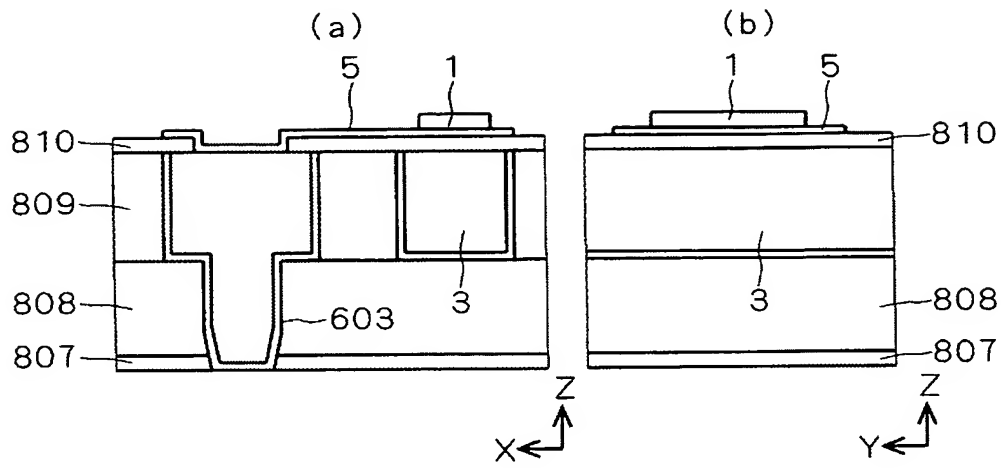


【図 7】

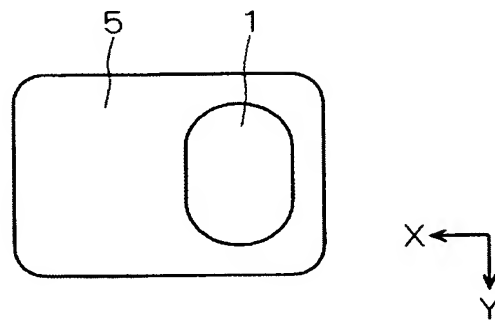




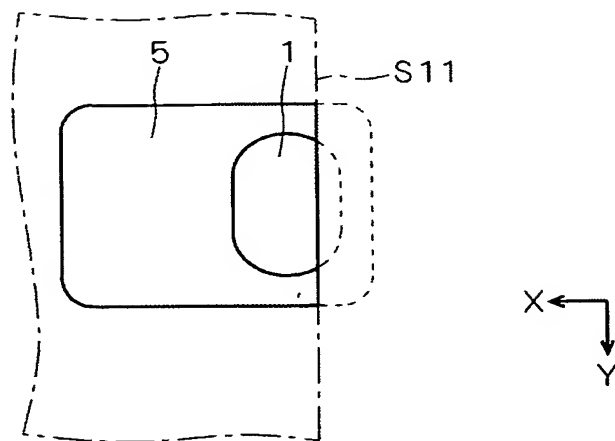
【図 8】



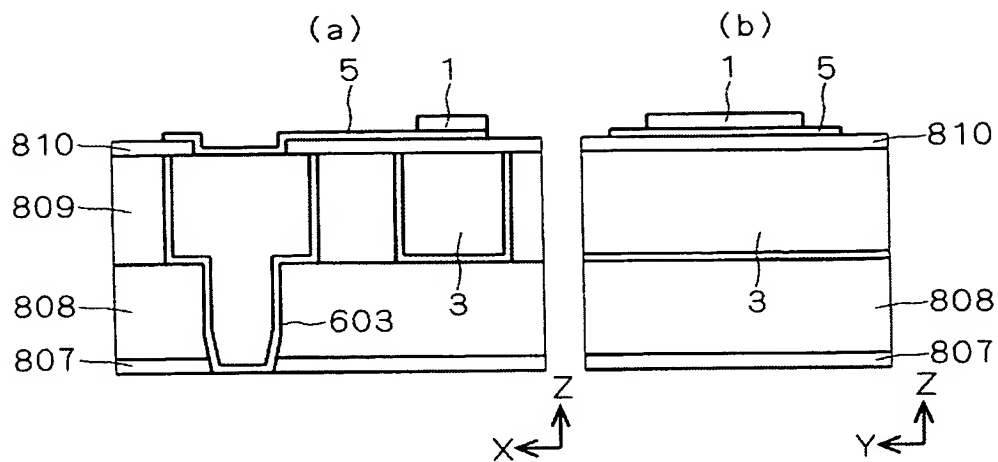
【図 9】



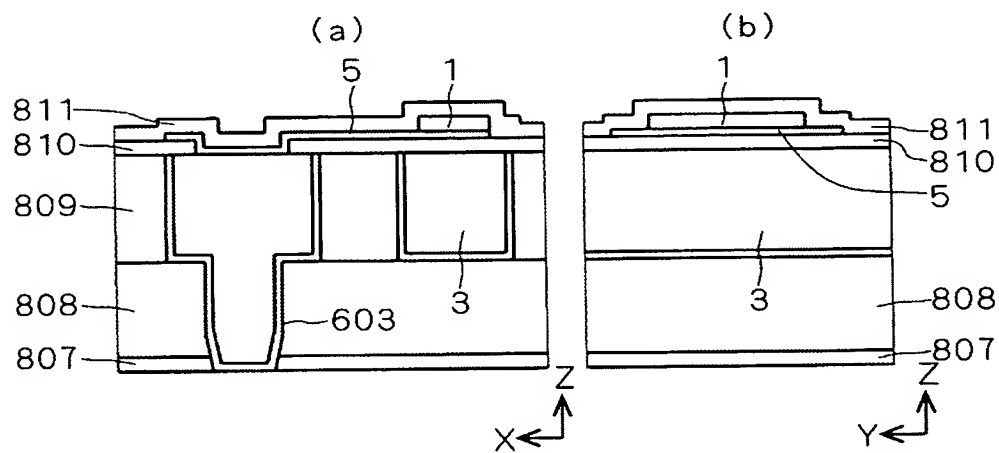
【図 10】



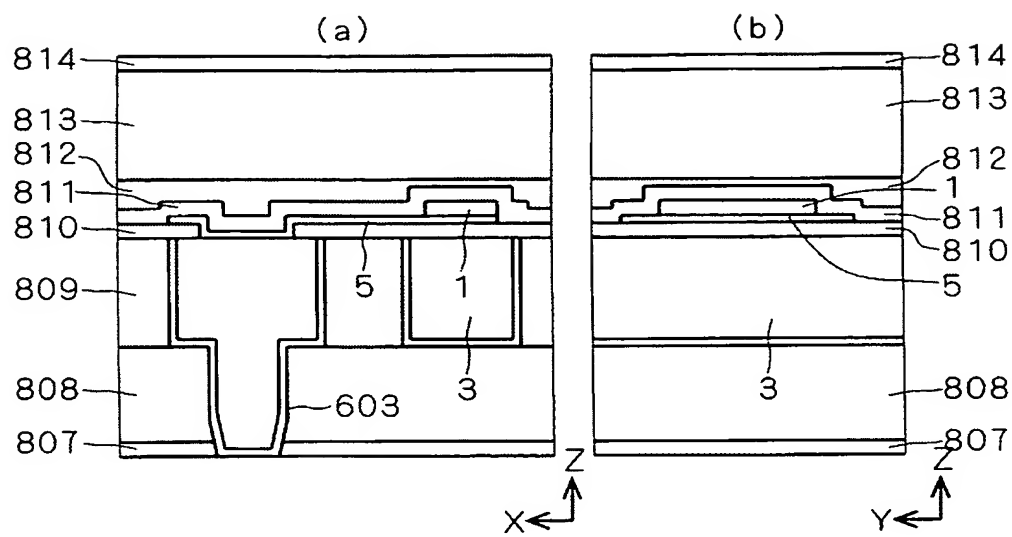
【図 11】



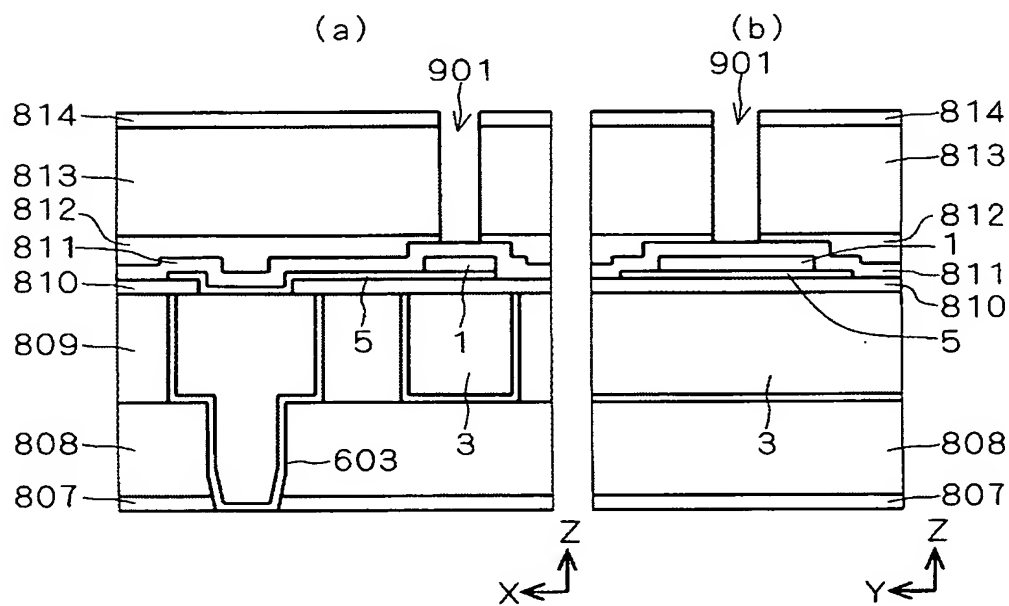
【図 12】



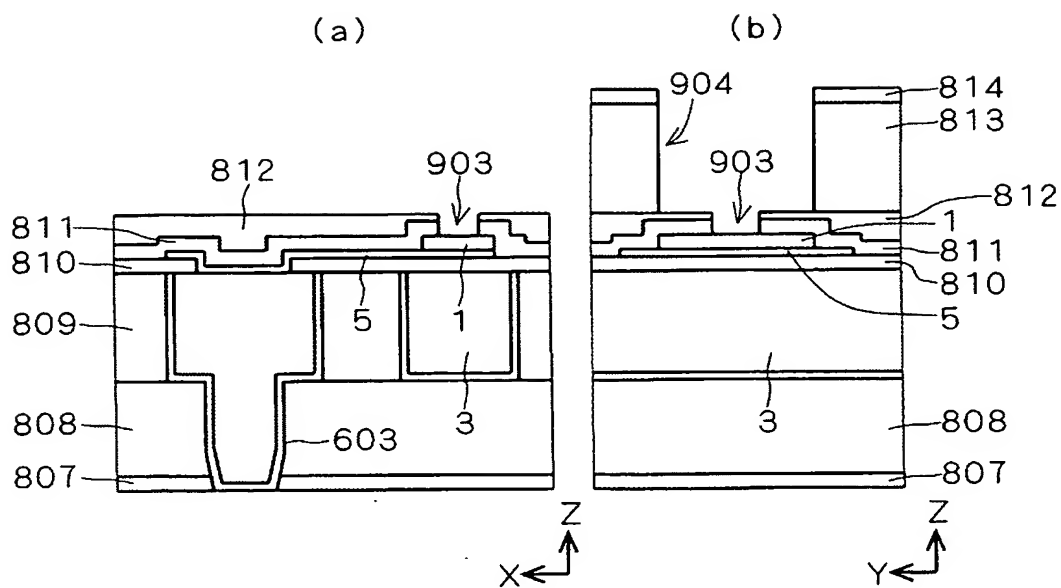
【図 13】



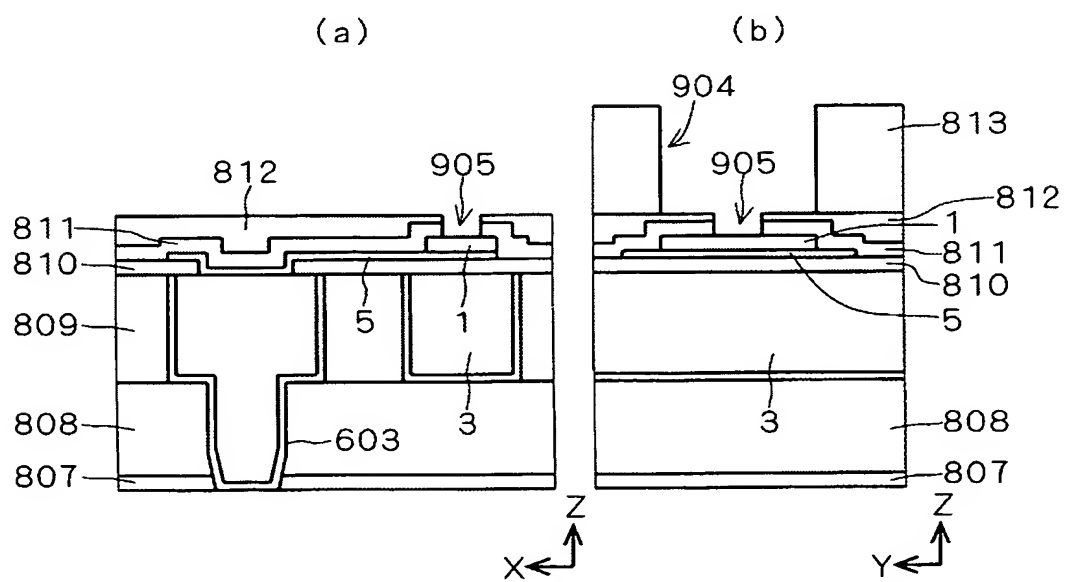
【図 14】



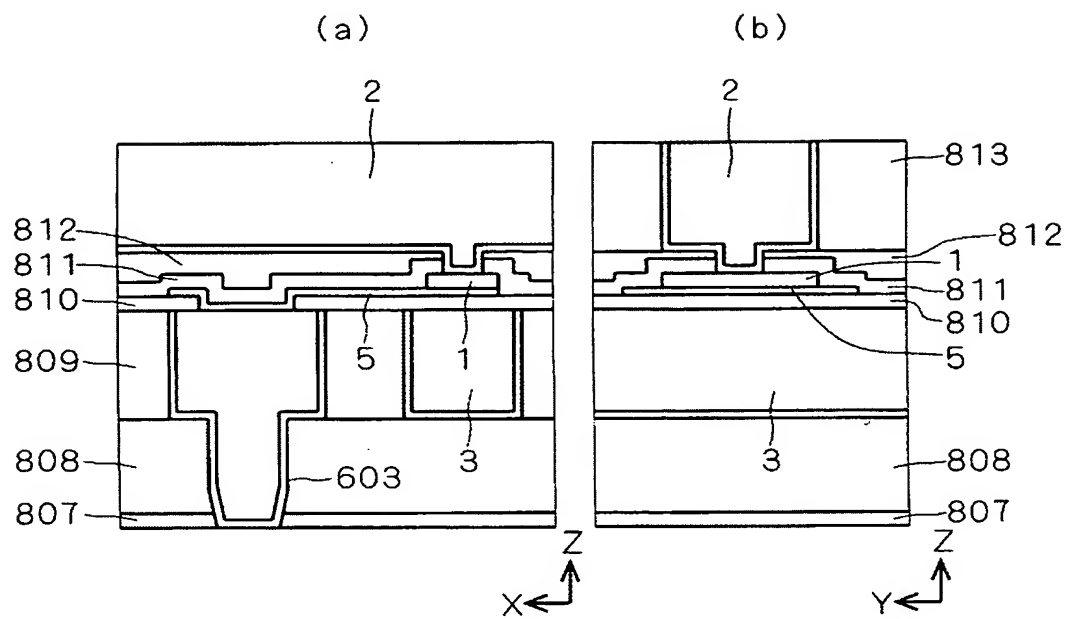
【図 15】



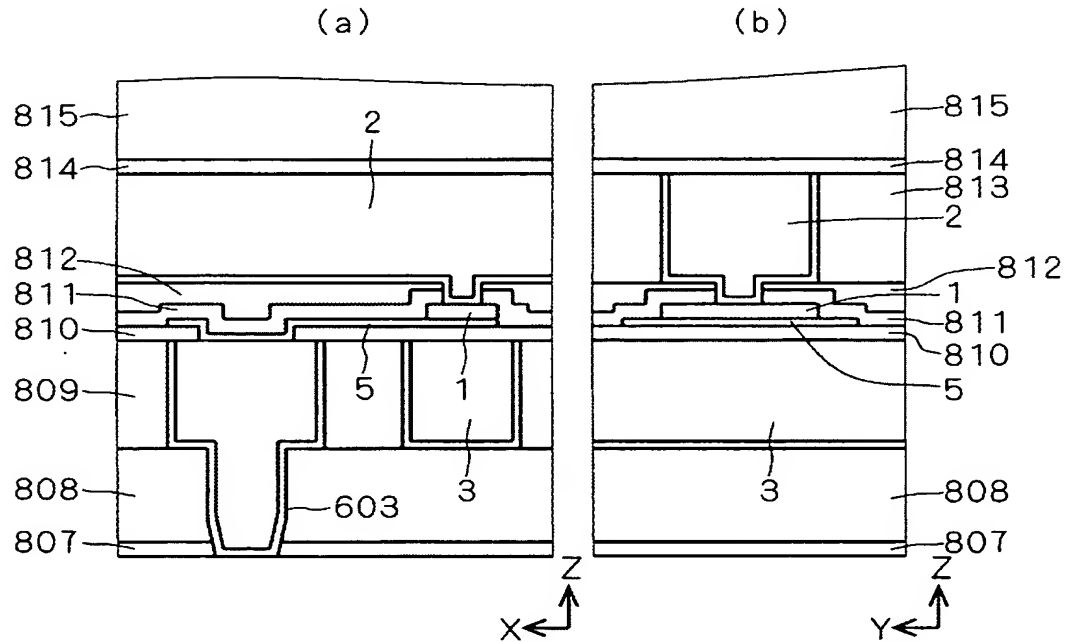
【図 16】



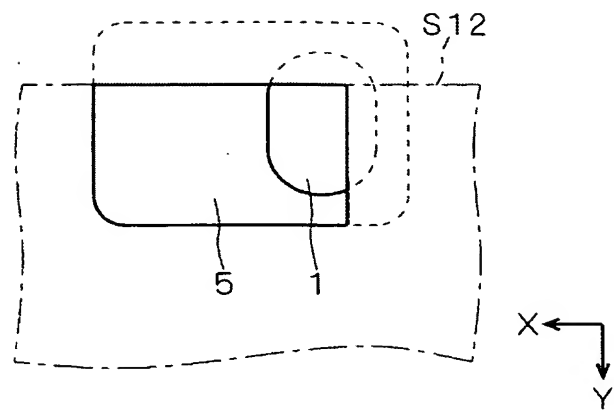
【図 17】



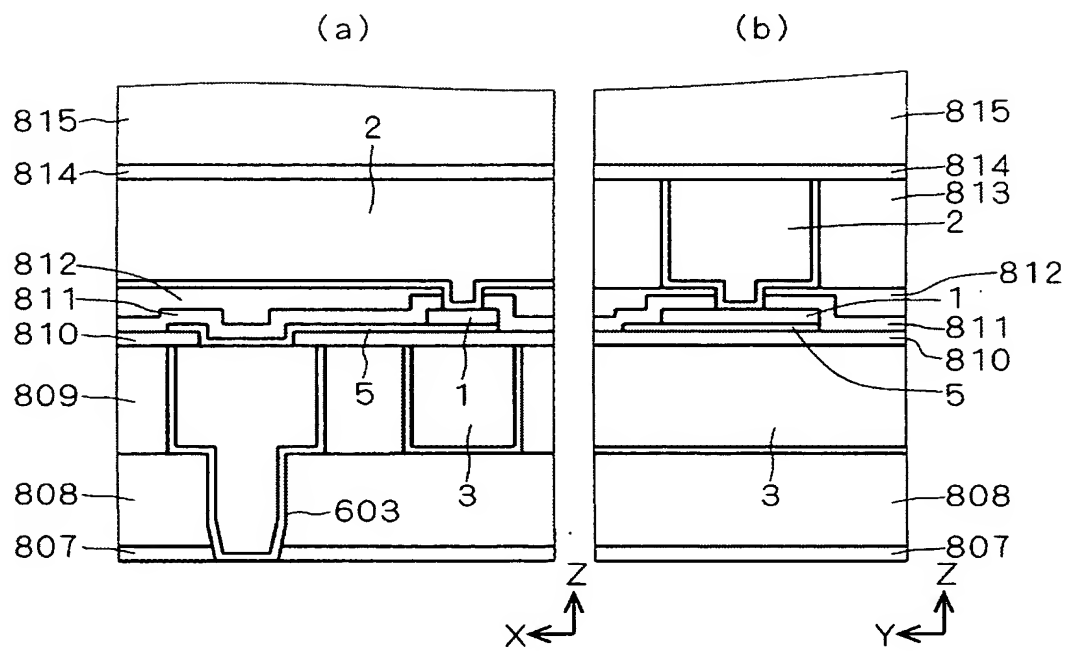
【図 18】



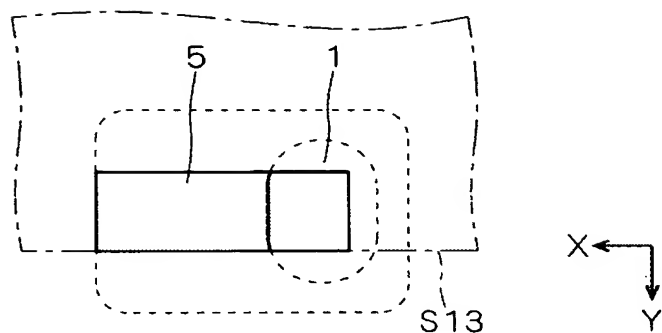
【図 19】



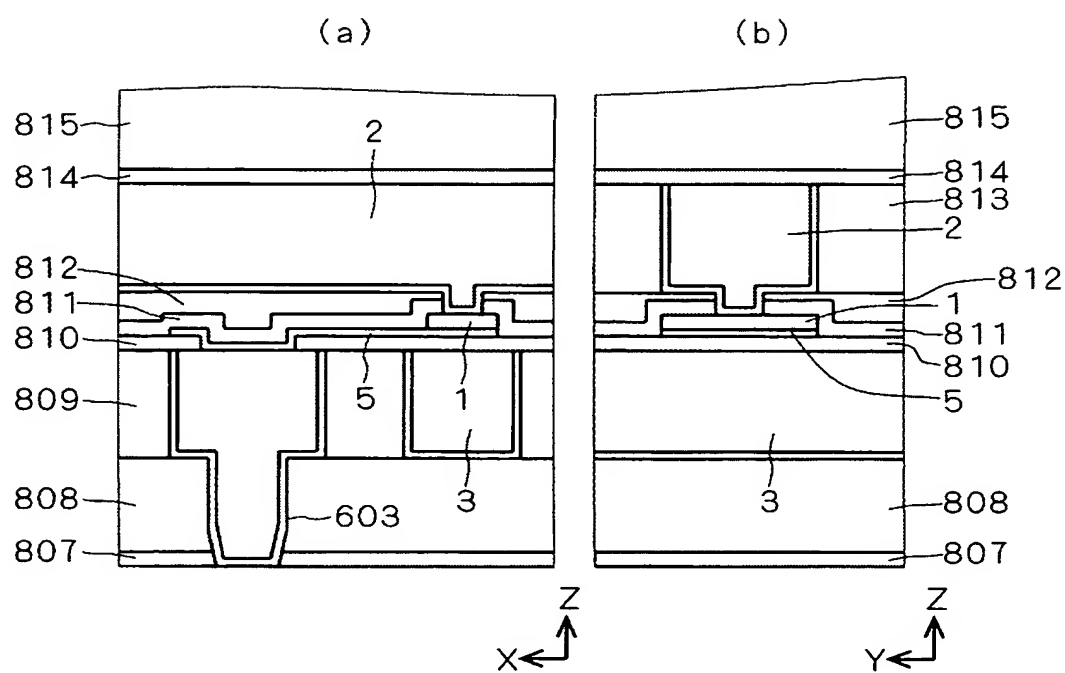
【図 20】



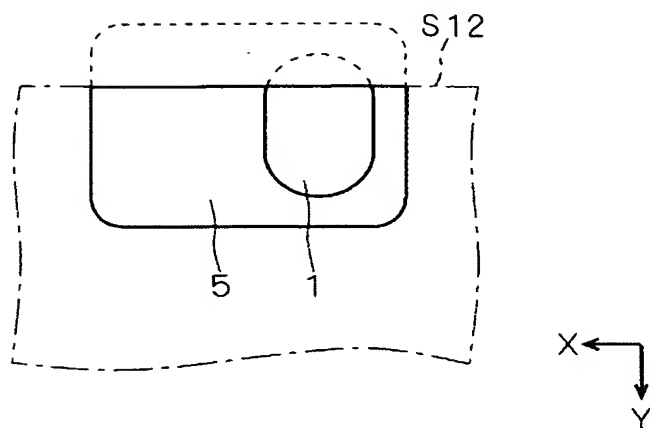
【図 2 1】



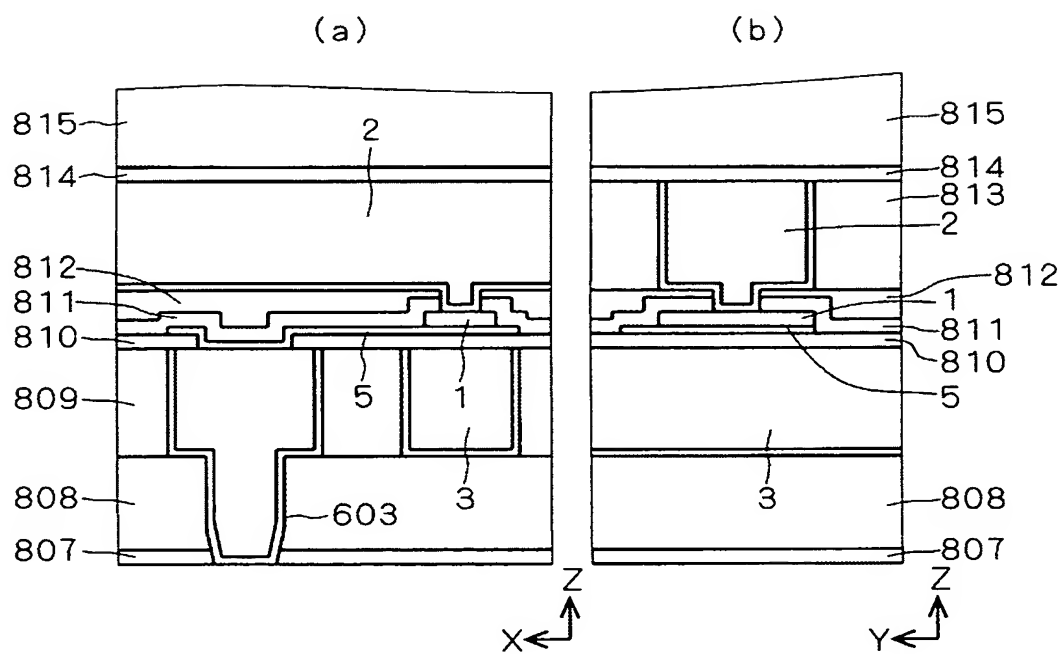
【図 2 2】



【図 23】

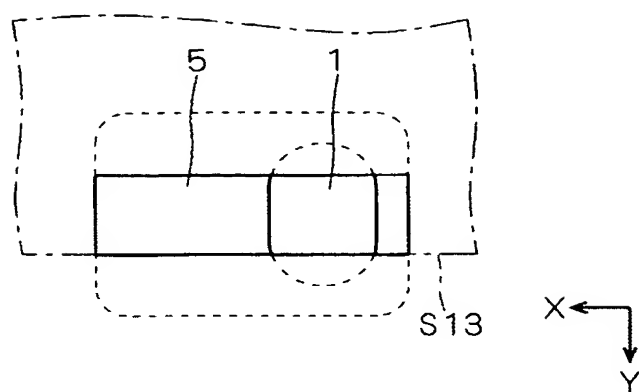


【図 24】

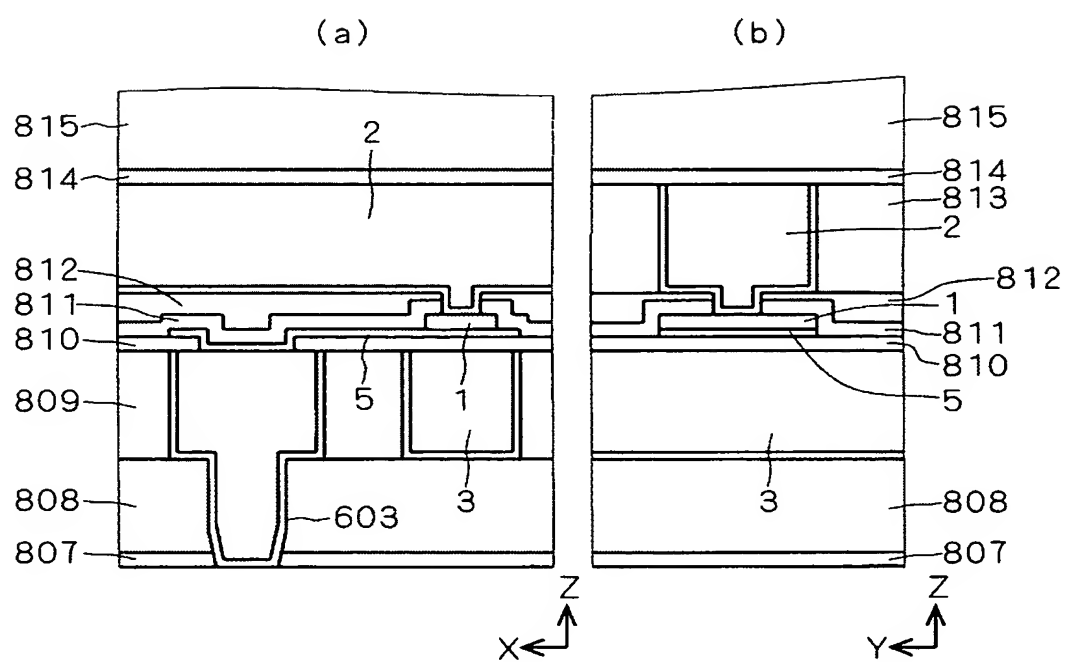




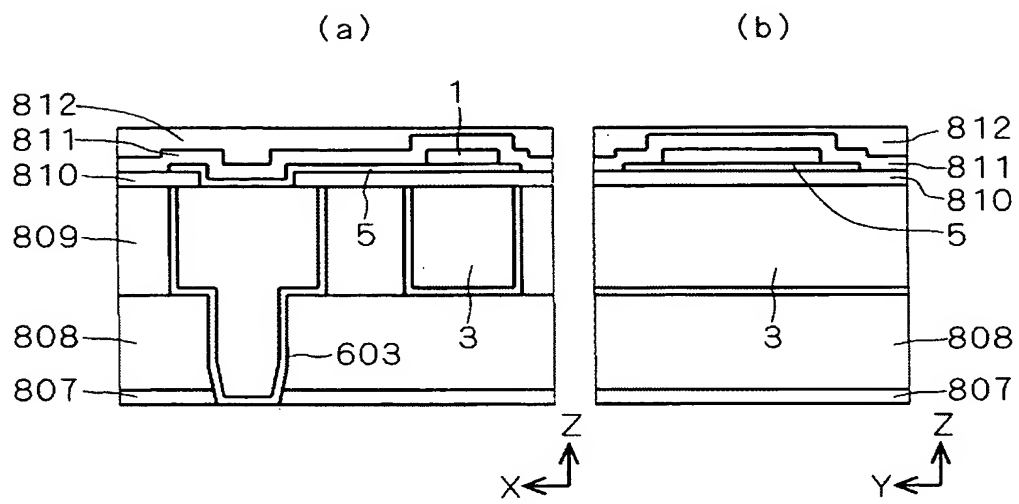
【図 25】



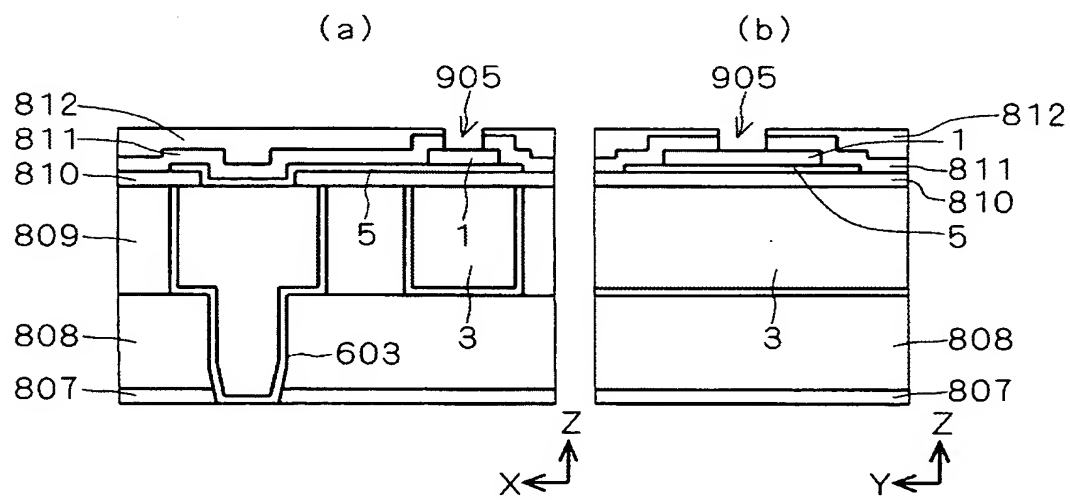
【図 26】



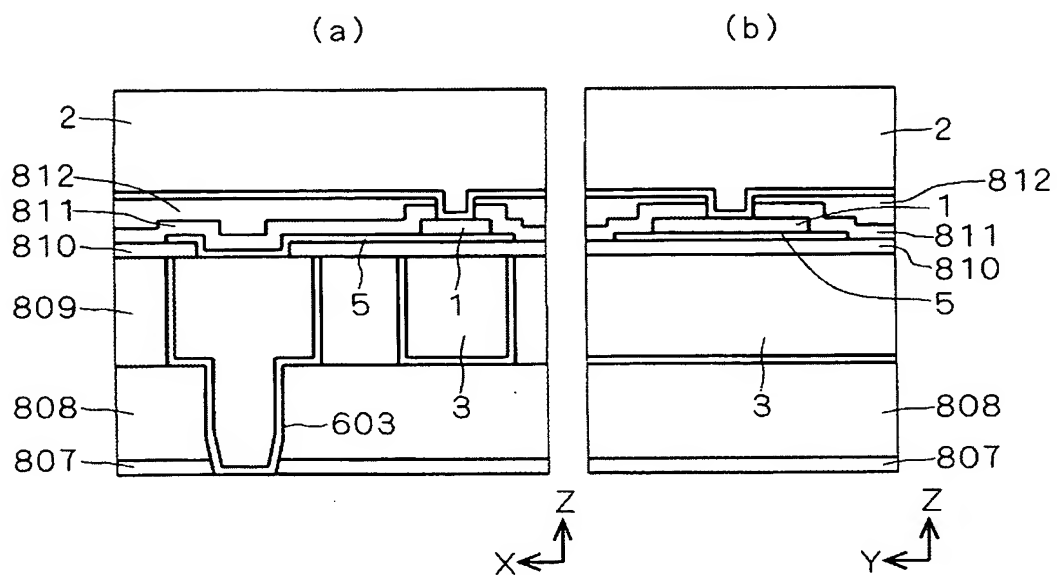
【図 27】



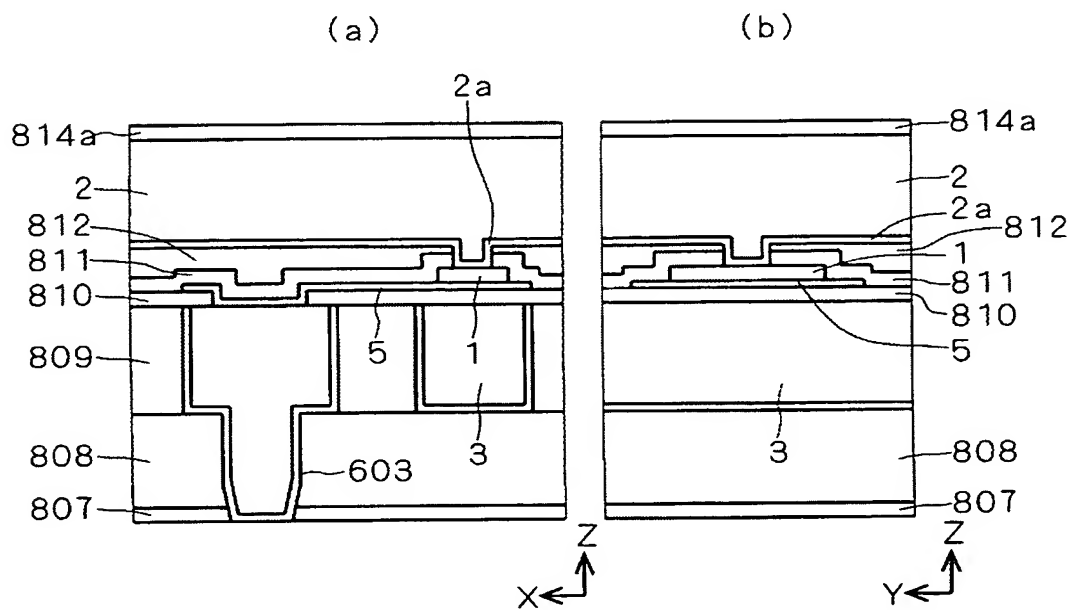
【図 28】



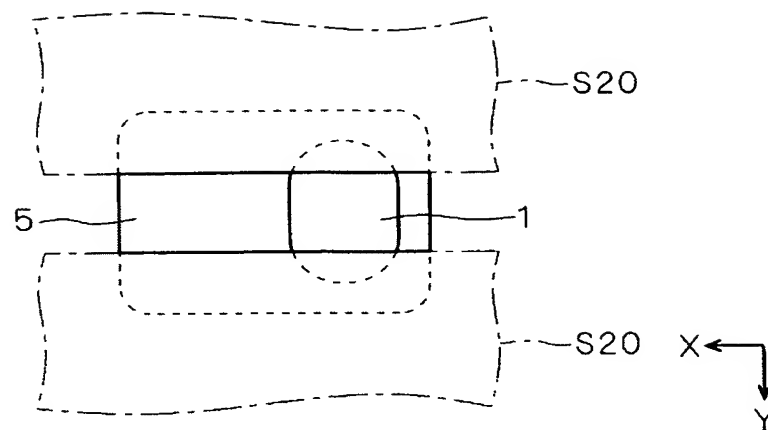
【図 29】



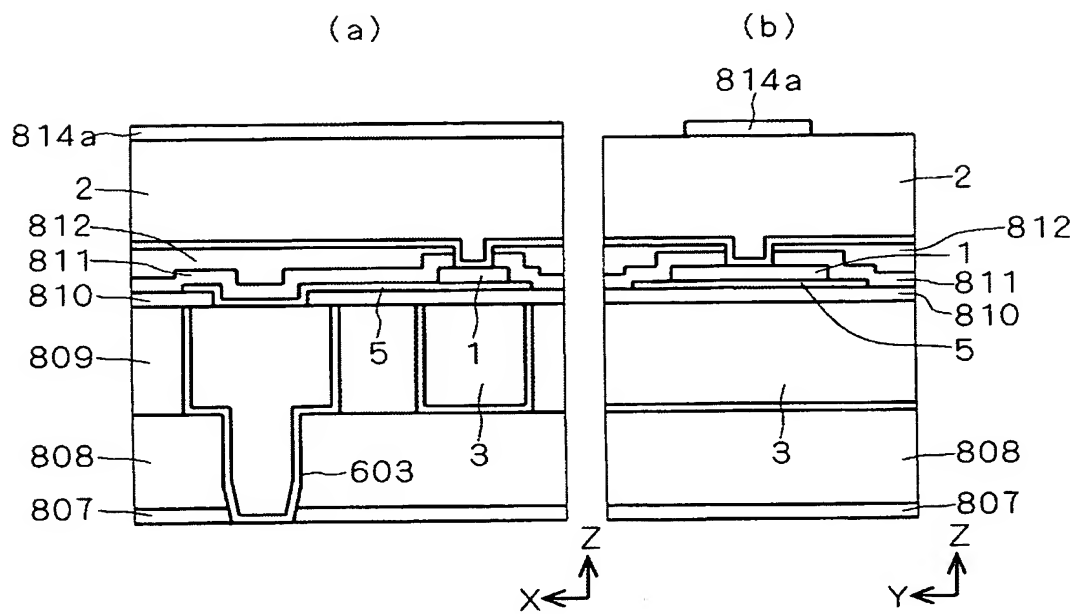
【図 30】



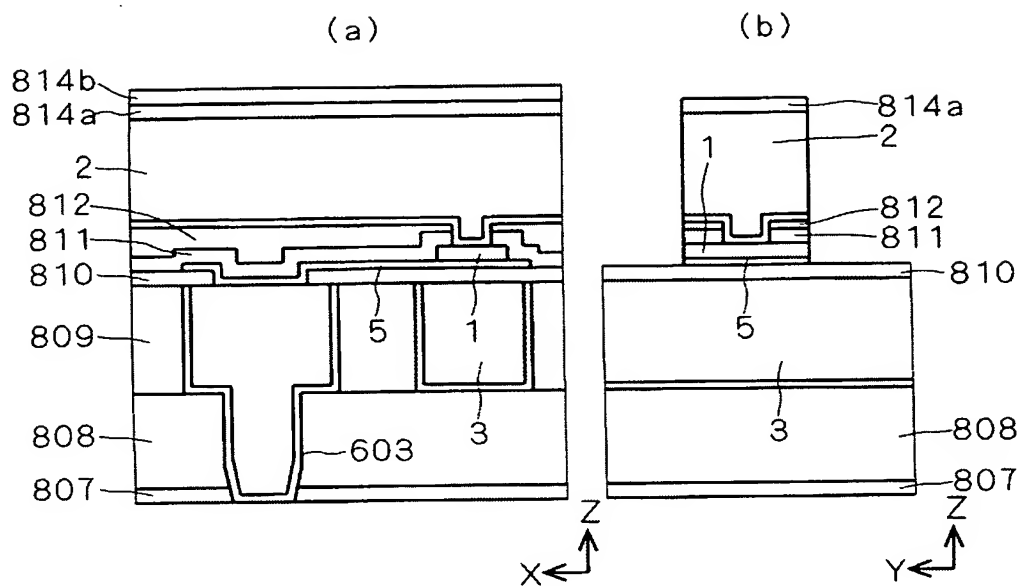
【図 3 1】



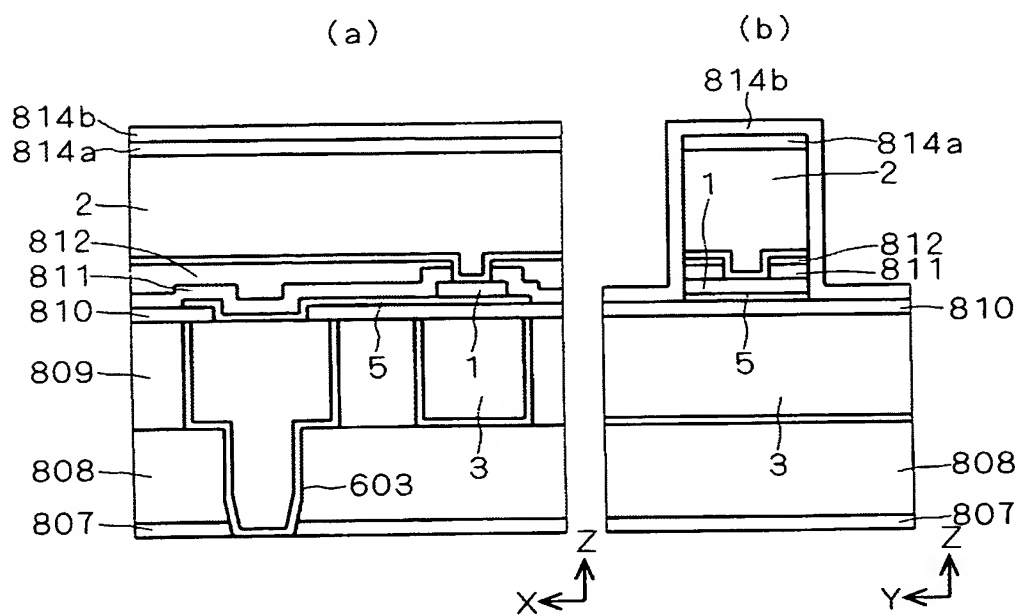
【図 3 2】



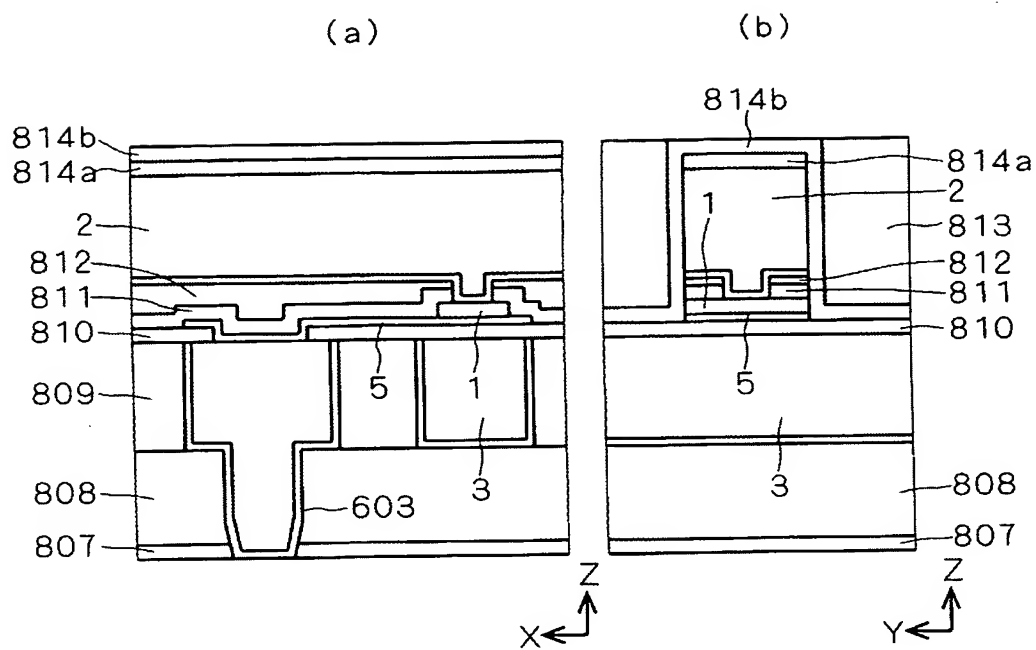
【図 3 3】



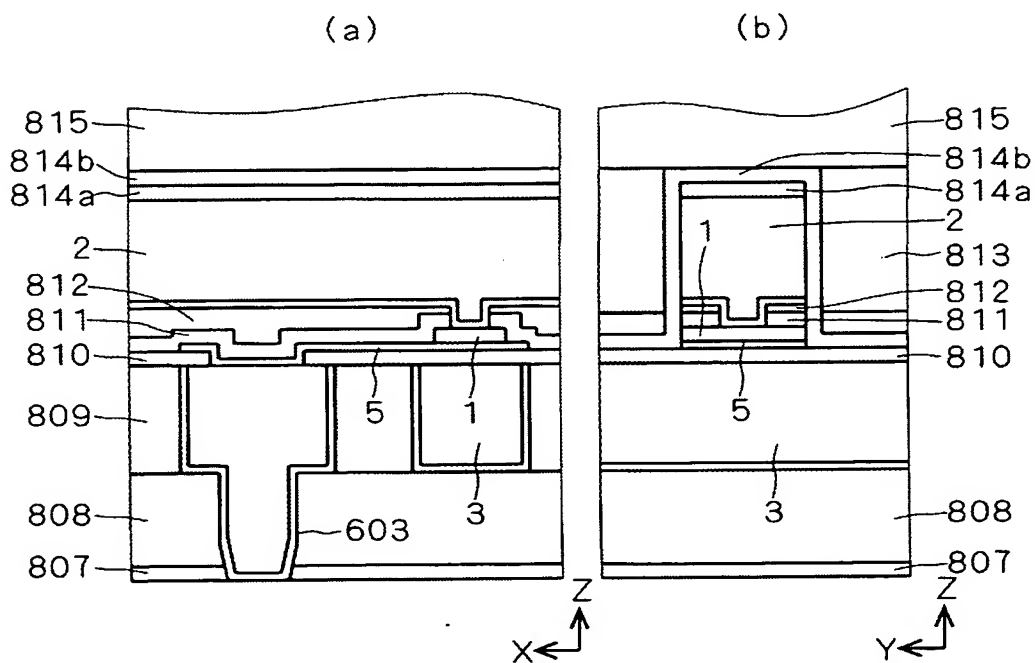
【図 3 4】



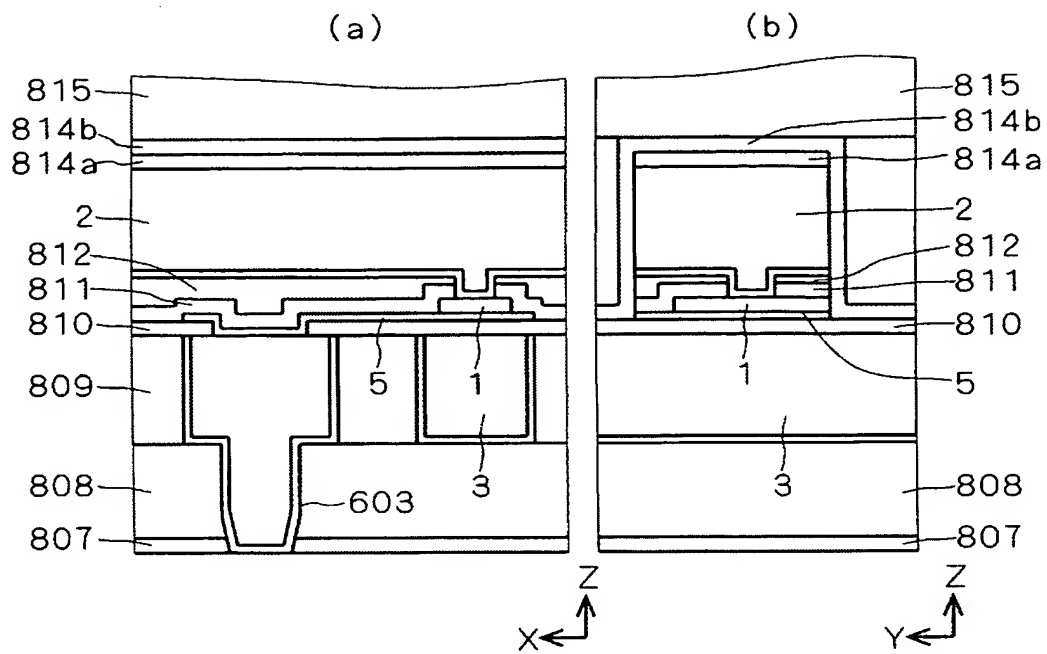
【図 3 5】



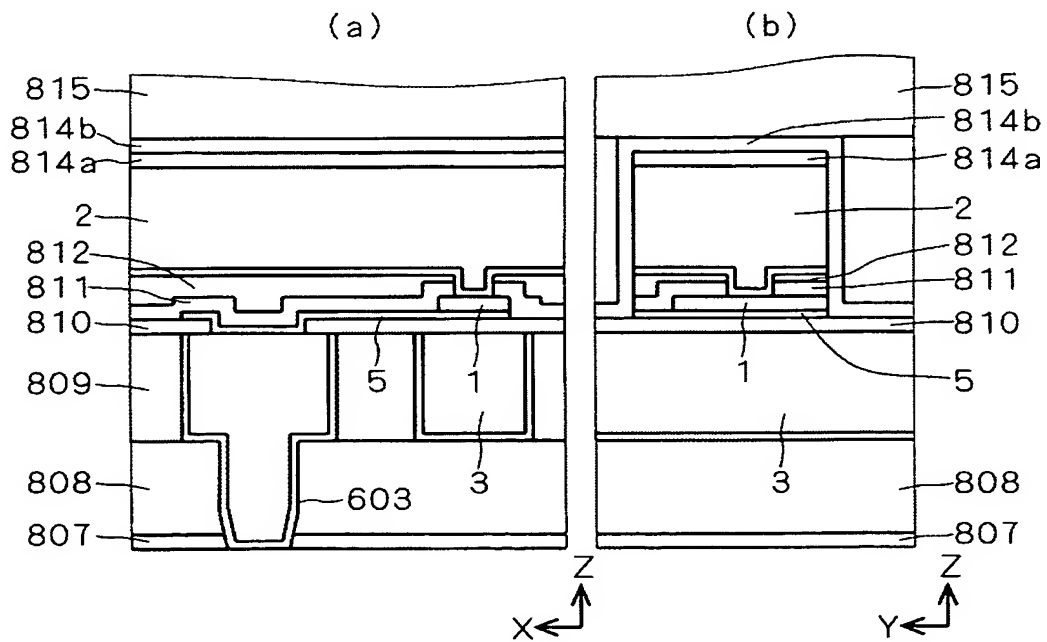
【図 3 6】



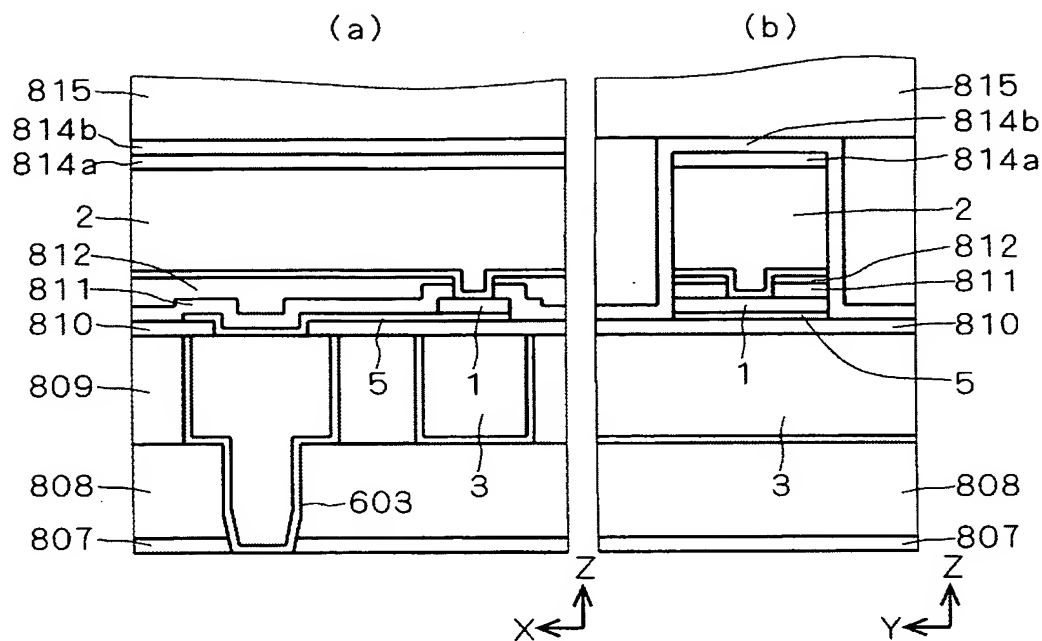
【図 37】



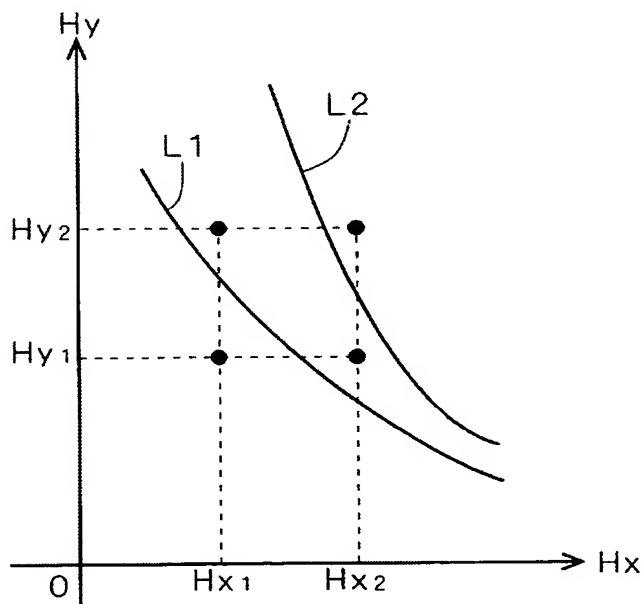
【図 38】



【図 39】

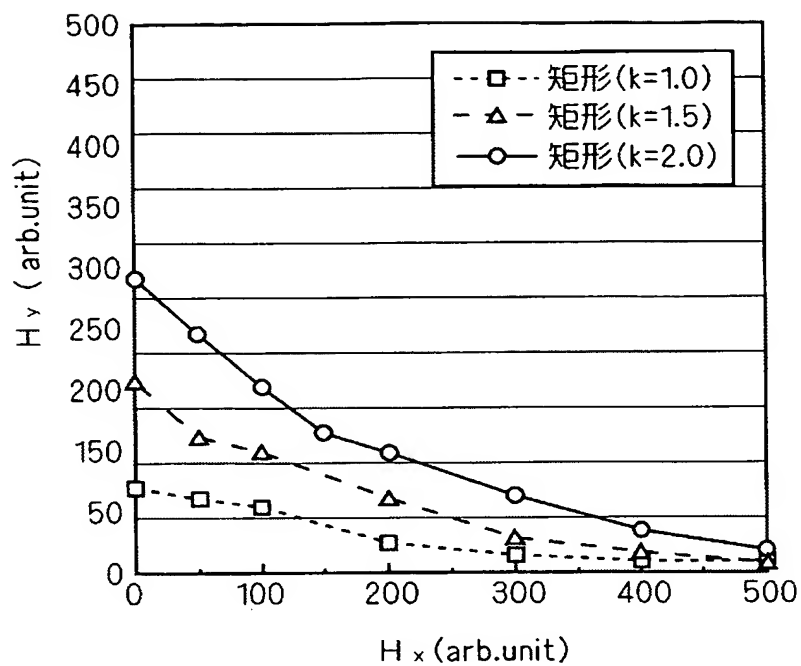


【図 40】

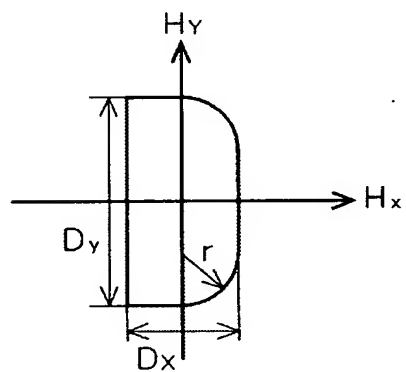




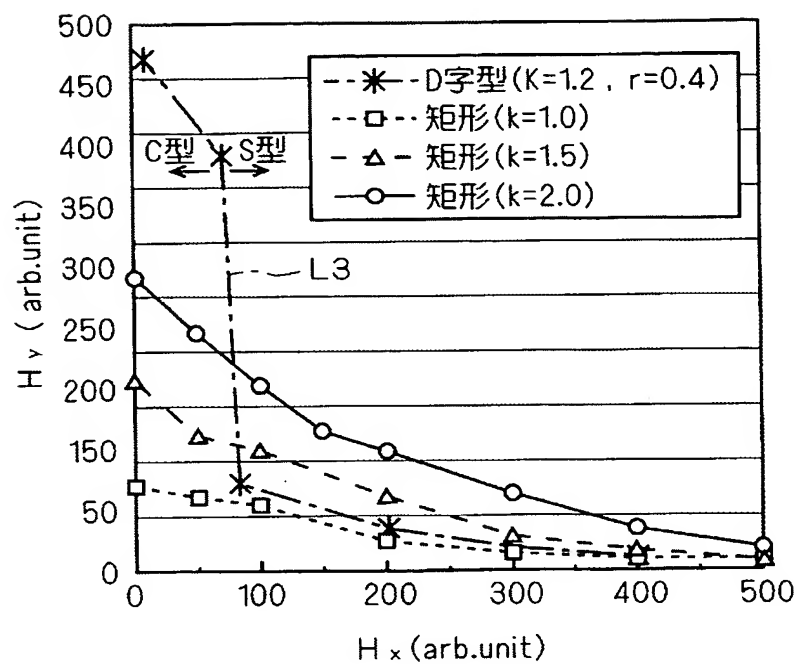
【図 4 1】



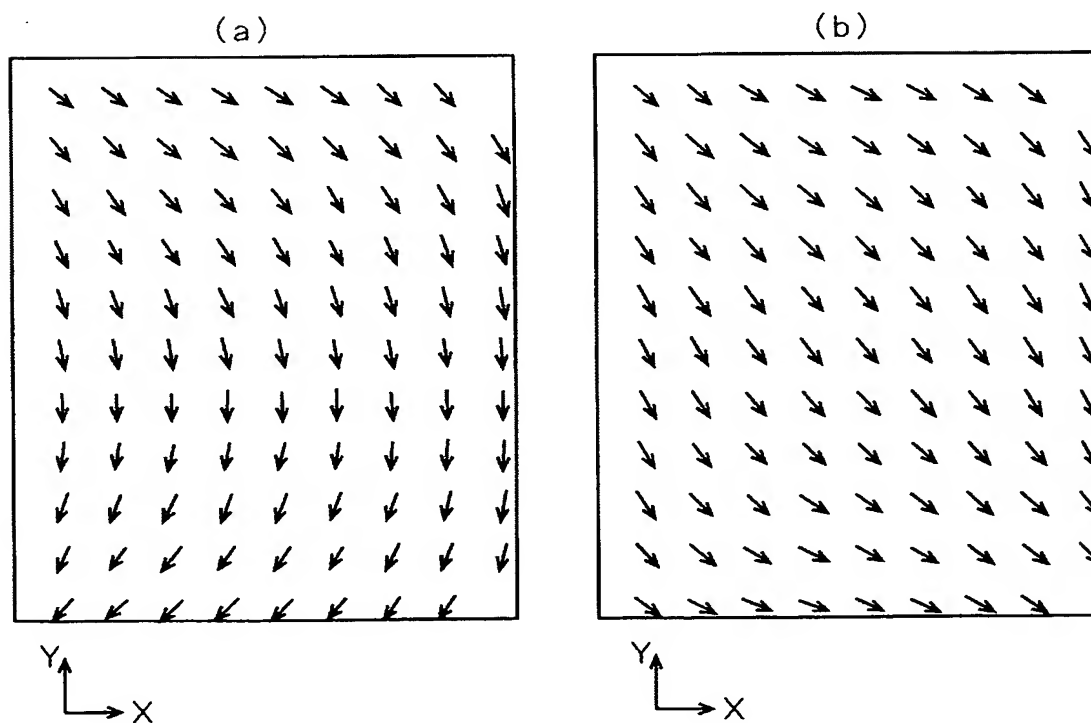
【図 4 2】



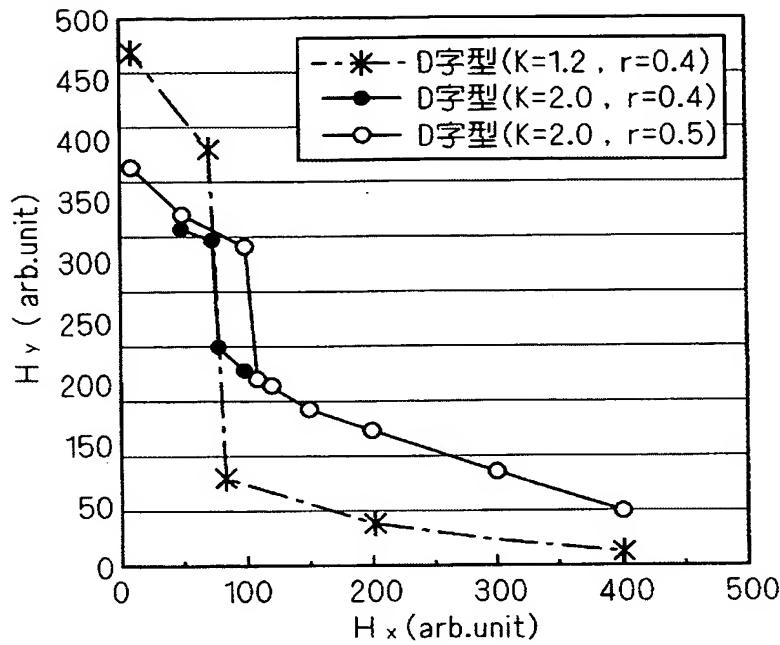
【図 4 3】



【図 4 4】



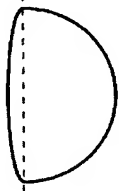
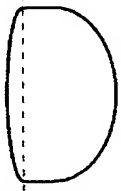
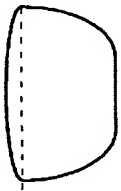
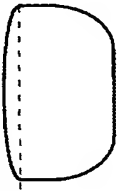
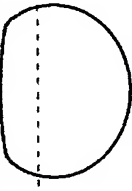
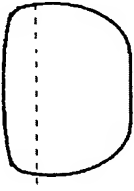
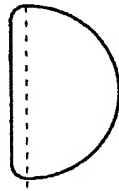
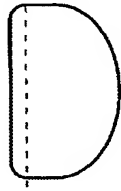
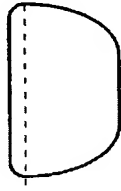
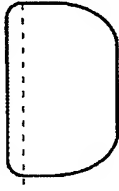
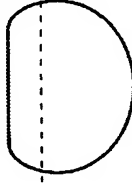
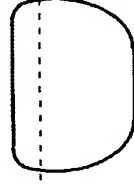
【図 4 5】



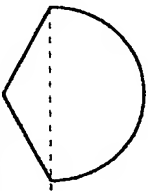
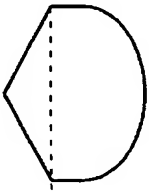
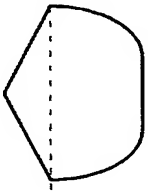
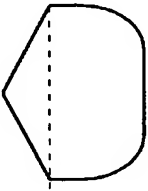
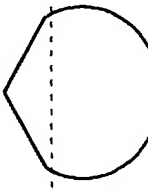
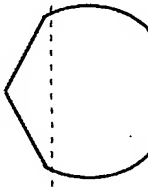
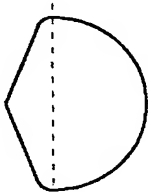
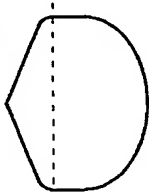
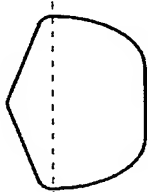
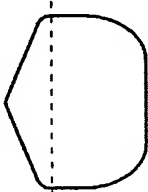
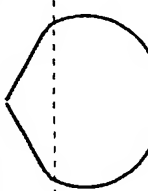
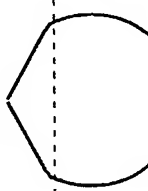
【図 4 6】

<div>正のX 方向側</div> <div>負の X方向側</div>	直線部分 なし	直線部分 X方向	直線部分 Y方向	直線部分 X Y両方向
直線部分 のみ				

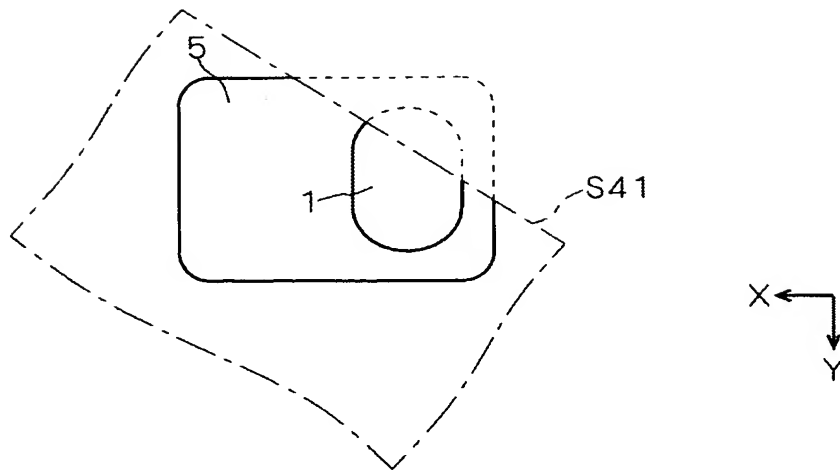
【図 47】

正のX 負の X方向側 方向側	直線部分 なし	直線部分 X方向	直線部分 Y方向	直線部分 X Y両方向
	直線部分 なし	直線部分 X方向	直線部分 Y方向	直線部分 X Y両方向
曲線部分 のみ				
				
直線部分と 曲線部分				
				

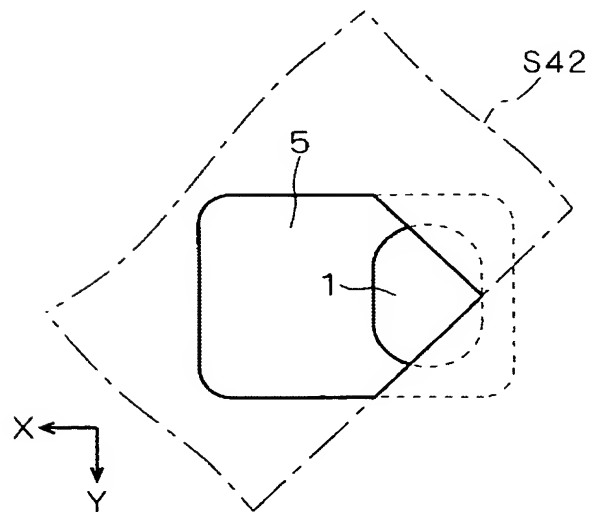
【図 48】

<div> <div>正のX 方向側</div> <div>負の X方向側</div> </div>	直線部分 なし	直線部分 X方向	直線部分 Y方向	直線部分 X Y両方向
複数の 直線部分 のみ				
				
複数の 直線部分 を含む				
				

【図 49】



【図 50】



【書類名】 要約書

【要約】

【課題】 TMR 素子及びこれと接続される導電体との位置合わせ用マージンを軽減する。

【解決手段】 平面視上、負の X 方向側において TMR 素子 1 とストラップ 5 の側面を揃えるための X 方向境界マスク S 1 1 を用いたフォトリソグラフィ技術を実施することにより、TMR 素子 1 とストラップ 5 を整形する。X 方向境界マスク S 1 1 は直線上の境界を有しており、当該境界が Y 方向と平行で、かつ TMR 素子 1 とストラップ 5 のいずれにも平面視上で交差するように配置される。そして当該境界よりも正の X 方向側で TMR 素子 1 とストラップ 5 を覆う。

【選択図】 図 1 0

【書類名】 出願人名義変更届（一般承継）  
【整理番号】 545197JP01  
【提出日】 平成15年10月16日  
【あて先】 特許庁長官 殿  
【事件の表示】  
    【出願番号】 特願2003- 88260  
【承継人】  
    【識別番号】 503121103  
    【氏名又は名称】 株式会社ルネサステクノロジ  
【承継人代理人】  
    【識別番号】 100089233  
    【弁理士】  
    【氏名又は名称】 吉田 茂明  
【選任した代理人】  
    【識別番号】 100088672  
    【弁理士】  
    【氏名又は名称】 吉竹 英俊  
【選任した代理人】  
    【識別番号】 100088845  
    【弁理士】  
    【氏名又は名称】 有田 貴弘  
【提出物件の目録】  
    【物件名】 商業登記簿謄本 1  
    【援用の表示】 特願 2 0 0 3 - 0 0 6 6 4 1 の出願人名義変更届に添付のものを  
                    援用する。  
    【物件名】 承継人であることを証する書面 1  
    【援用の表示】 特願 2 0 0 3 - 0 9 4 5 4 2 の出願人名義変更届に添付のものを  
                    援用する。  
【包括委任状番号】 0307615



特願 2 0 0 3 - 0 8 8 2 6 0

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 6 0 1 3 ]

1. 変更年月日	1 9 9 0 年 8 月 2 4 日
[変更理由]	新規登録
住 所	東京都千代田区丸の内 2 丁目 2 番 3 号
氏 名	三菱電機株式会社

特願 2 0 0 3 - 0 8 8 2 6 0

出 願 人 履 歴 情 報

識別番号

[ 5 0 3 1 2 1 1 0 3 ]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目 4 番 1 号

氏 名

株式会社ルネサステクノロジ